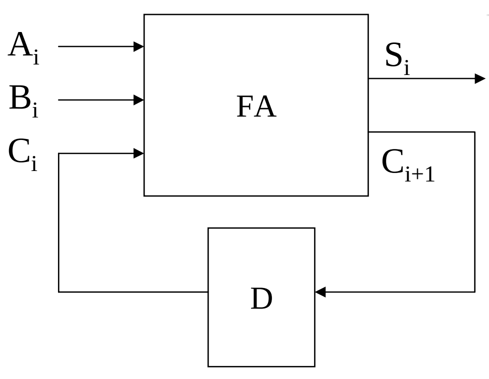
5^{η} Θεματική Ενότητα : Συνδυαστικά Κυκλώματα με MSI

Δυαδικός Αθροιστής & Αφαιρέτης

Δείκτης *i*	4	3	2	1		Πλήρης-αθροιστής του σχήμ. 4-5
Κρατούμενο εισόδου	0	1	1	0	C_i	z
Προσθετέος	1	0	1	1	A_i	x
Προσθετέος	0	0	1	1	B_i	y
Άθροισμα	1	1	1	0	S_i	S
Κρατούμενο εξόδου	0	0	1	1	C_{i+1}	C

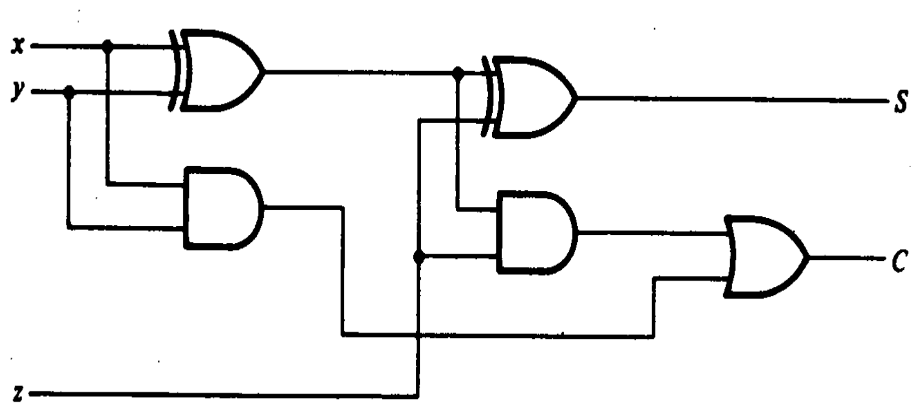


Σειριακός Αθροιστής

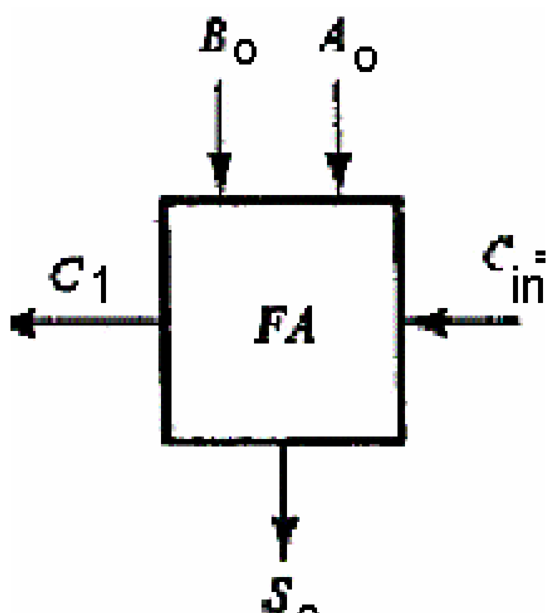
Σειριακός Αθροιστής: απαιτεί 1 πλήρη αθροιστή, 1 στοιχείο μνήμης και παράγει το αποτέλεσμα σε n κύκλους ρολογιού.

Παράλληλος Αθροιστής: απαιτεί ≥n πλήρης αθροιστές και παράγει το αποτέλεσμα σε 1 κύκλο

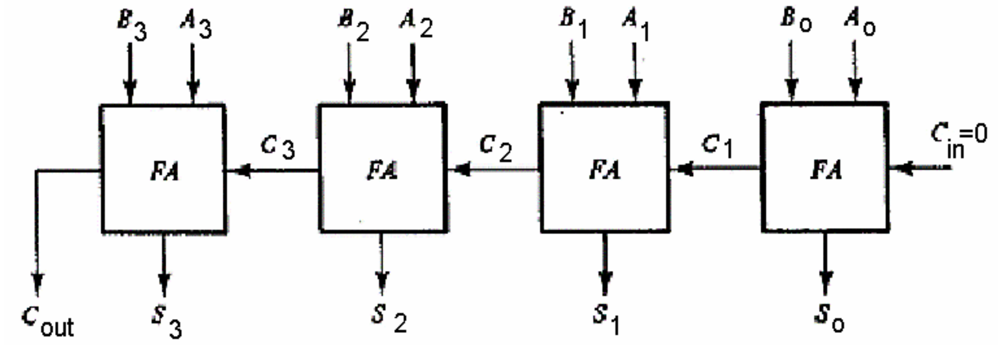
1 bit FA



1 bit FA



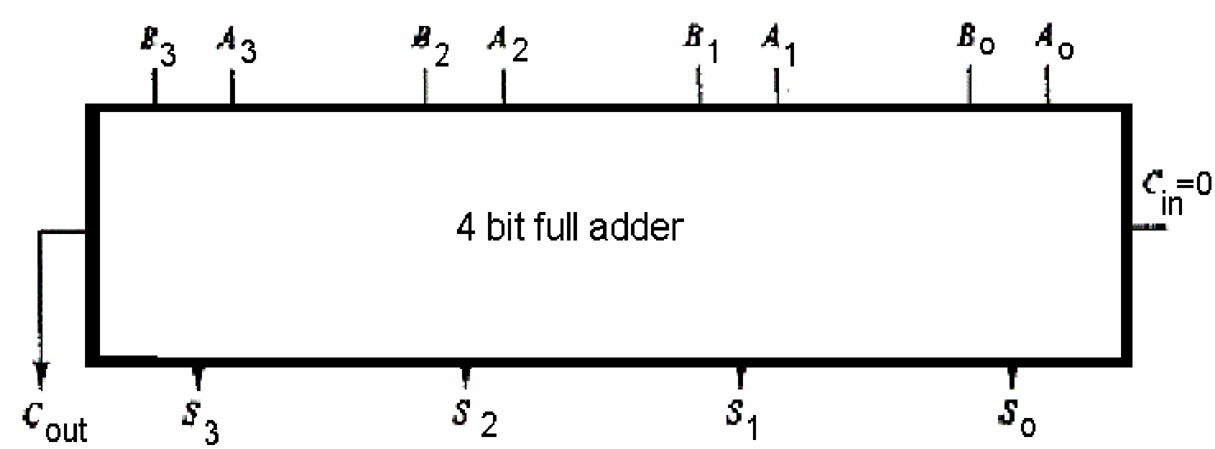
Παράλληλος Δυαδικός Αθροιστής



(α) Παράλληλος Αθροιστής τεσσάρων bits

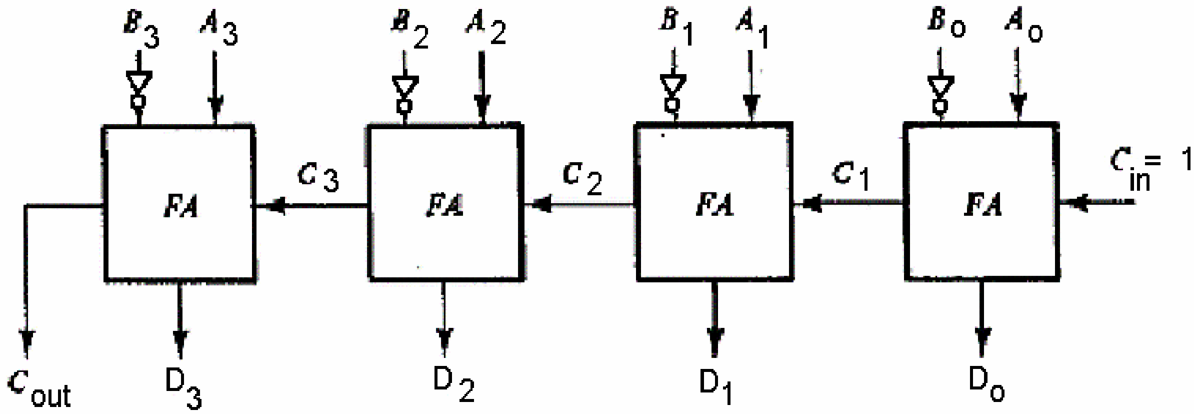
Υλοποίηση με συναρτήσεις: Πίνακας αληθειας με 9 εισόδους και 2Λ9=512 καταστάσεις

Παράλληλος Δυαδικός Αθροιστής



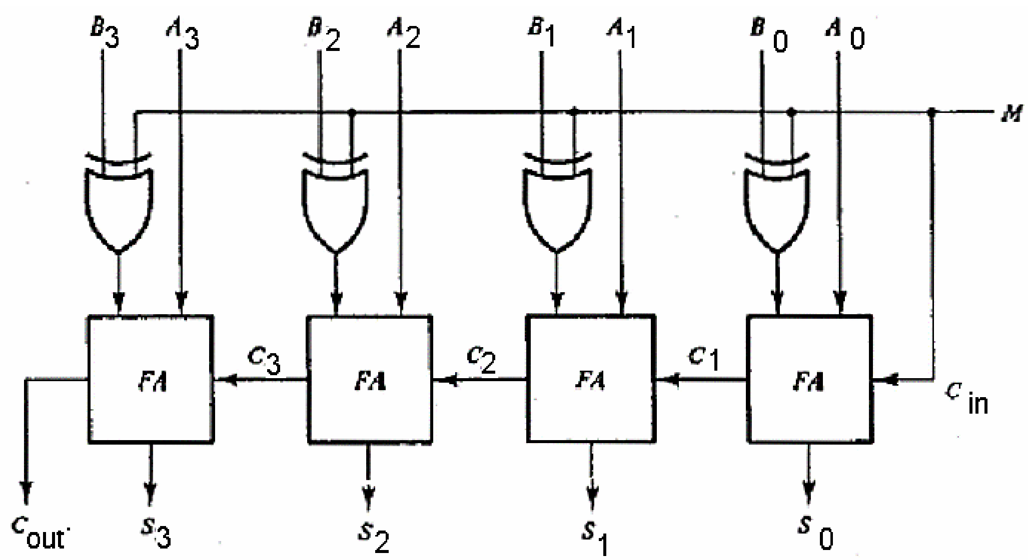
(α) Παράλληλος Αθροιστής τεσσάρων bits

Παράλληλος Δυαδικός Αφαιρέτης



(α) Παράλληλος Αφαιρετης τεσσάρων bits

Παράλληλος Δυαδικός Αθροιστής/Αφαιρέτης

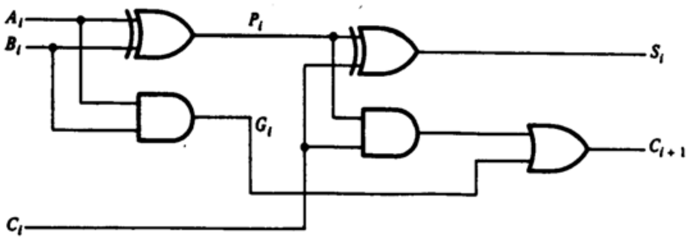


Αθροιστής-Αφαιρέτης τεσσάρων-bits

Διάδοση Κρατουμένου

Καθυστέρηση Συνδυαστικών Κυκλωμάτων: Επίπεδα Πυλών x Καθυστ. Πύλης

Παράλληλος Αθροιστής: Μεγαλύτερη καθυστέρηση οφείλεται στο κρατούμενο



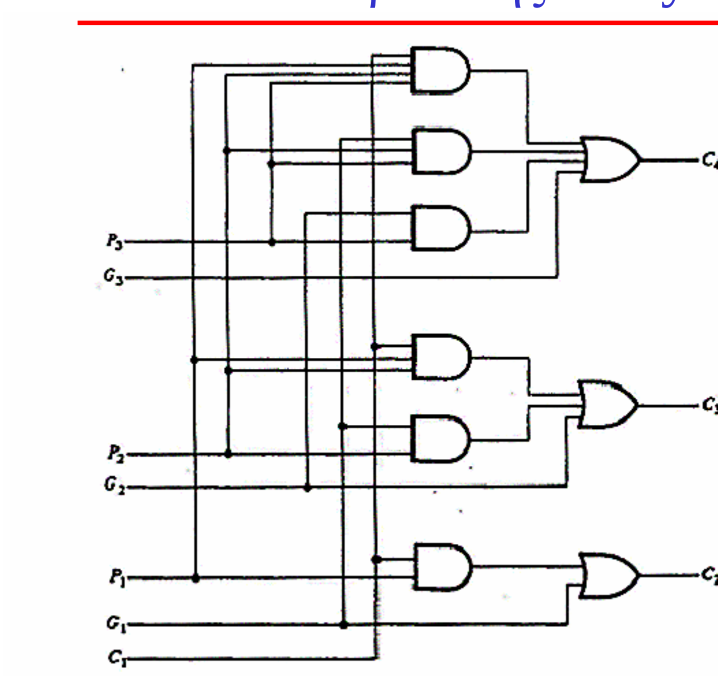
- 2 επίπεδα διάδοσης κρατουμένου
- 2xn επίπεδα για τον παράλληλο αθροιστή n bits

Ο χρόνος διάδοσης κρατουμένου είναι πολύ μεγάλος ⇔ Η πρόσθεση είναι η συχνότερη πράξη

Μείωση χρόνου διάδοσης κρατουμένου

- Χρήση γρηγορότερων πυλών (άνω όριο)
- Αύξηση πολυπλοκότητας κυκλώματος (carry look-ahead

Αθροιστής Carry Look Ahead



ΣΧΗΜΑ 5-4
Λογικό διάγραμμα μιας γεννήτριας πρόβλεψης κρατουμένου

$P_i=A_i \oplus B_i$	$S_i=P_i \oplus C_i$
$G_i=A_iB_i$	$C_{i+1}=G_i+P_iC_i$

Διαδοτής Κρατουμένου

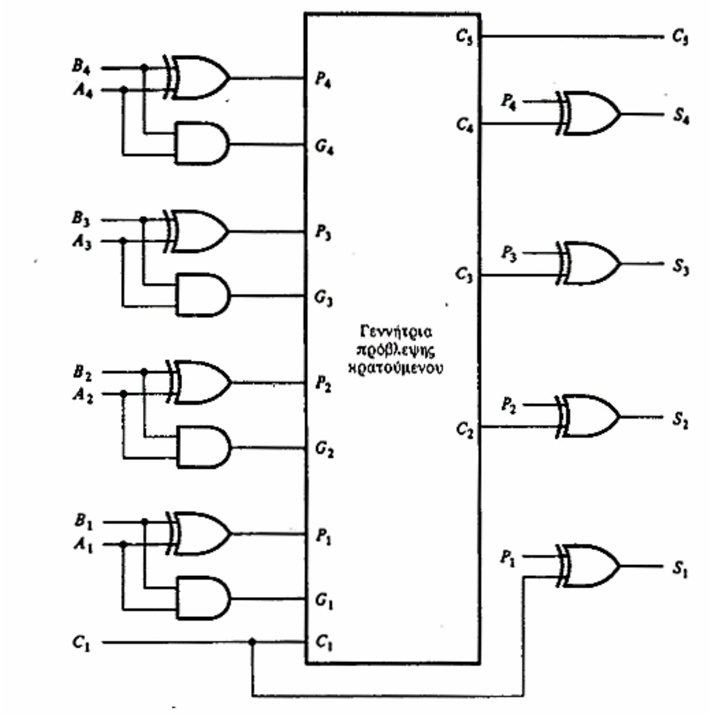
Γεννητής Κρατουμένου

$C_2=G_1+P_1C_1$

$C_3=G_2+P_2C_2=$
$G_2+P_2(G_1+P_1C_1)=G_2+P_2G_1+P_2P_1C_1$

$C_4=G_3+P_3C_3=\ldots=$
$G_3+P_3G_2+P_3P_2G_1+P_3P_2P_1C_1$

Αθροιστής Carry Look Ahead



ΣΧΗΜΑ 5-5
Πλήρεις αθροιστές τεσσάρων bits με πρόβλεψη κρατουμένου

Κεφ 1 ←*****

Κεφ 2

Κεφ 3 εκτος 3.9

Κεφ 4 εκτός 4.11

Κεφ 5 εκτός 5.5,5.6

Δεκαδικός Αθροιστής

A/A	Ain	Bin	Cin	Aout	Bout
0	0000	0000	0	0000	0000
1	0000	0000	1	0000	0001
2	0000	0001	0	0000	0001
3	0000	0001	1	0000	0010
	1001	0000	0	0000	1001
	1001	0000	1	0001	0000
	1001	0001	0	0001	0000
510	1001	1001	0	0001	1000
511	1001	1001	1	0001	1001

Δεκαδικός Αθροιστής

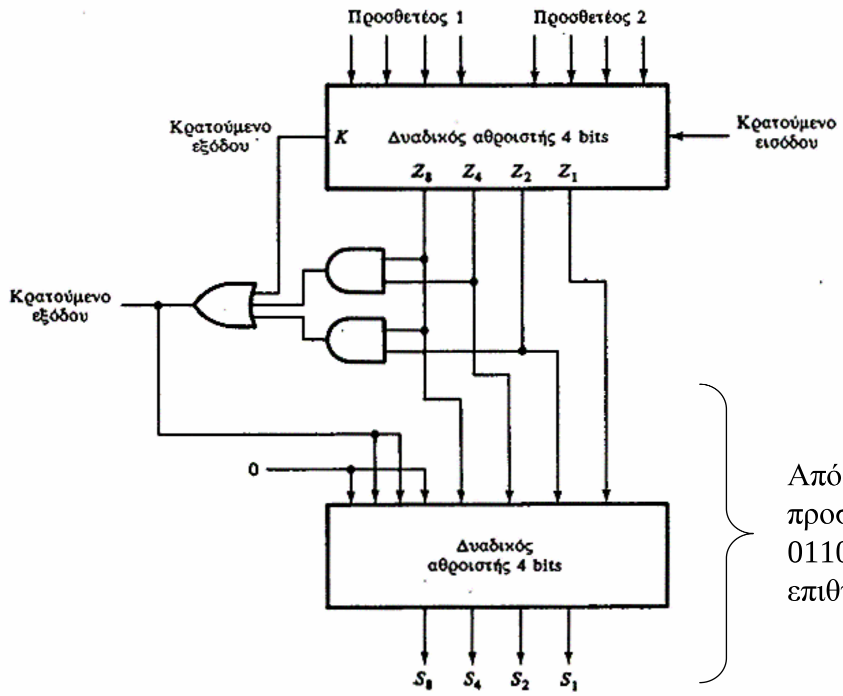
ΠΙΝΑΚΑΣ 5-1
Άθροιση BCD

Δυαδικό Άθροισμα					Άθροισμα BCD					Δεκαδικός
K	Z_8	Z_4	Z_2	Z_1	C	S_8	S_4	S_2	S_1	
0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	2
0	0	0	1	1	0	0	0	1	1	3
0	0	1	0	0	0	0	1	0	0	4
0	0	1	0	1	0	0	1	0	1	5
0	0	1	1	0	0	0	1	1	0	6
0	0	1	1	1	0	0	1	1	1	7
0	1	0	0	0	0	1	0	0	0	8
0	1	0	0	1	0	1	0	0	1	9
0	1	0	1	0	1	0	0	0	0	10
0	1	0	1	1	1	0	0	0	1	11
0	1	1	0	0	1	0	0	1	0	12
0	1	1	0	1	1	0	0	1	1	13
0	1	1	1	0	1	0	1	0	0	14
0	1	1	1	1	1	0	1	0	1	15
1	0	0	0	0	1	0	1	1	0	16
1	0	0	0	1	1	0	1	1	1	17
1	0	0	1	0	1	1	0	0	0	18
1	0	0	1	1	1	1	0	0	1	19

Δεκαδικός Αθροιστής

- Κωδικοποίηση πληροφοριών: πρόσθεση κωδικοπ. Πληροφ. Τρόποι υλοποίησης:
- 1.Σχεδιασμός συνδυαστικού κυκλώματος με 9 εισόδους και 5 εξόδους (512 καταστ).
- 2.Υλοποίηση με κυκλώματα πλήρη αθροιστή λαμβάνοντας υπόψιν το γεγονός ότι 6 συνδυασμοί σε κάθε είσοδο 4 bits δεν χρησιμοποιούνται
- Όταν C=1 πρέπει να προσθέσουμε στο δυαδικό άθροισμα το 0110 και παίρνουμε το BCD αποτέλεσμα
- C=K+Z8Z4+Z8Z2

Δεκαδικός Αθροιστής



ΣΧΗΜΑ 5-6
Σχηματικό διάγραμμα ενός αθροιστή BCD

Από την τιμή 9 και πάνω προσθέτουμε την ποσότητα 0110 ώστε να έχουμε την επιθυμητή μετατροπή

Συγκριτής Μεγέθους

Συγκριτής Μεγέθους: συγκρίνει δύο αριθμούς και βρίσκει την σχέση τους (<,>,=).

Για δύο αριθμούς των n bits έχουμε 2^{2n} συνδυασμούς (πολύ μεγάλο).

Το κύκλωμα του συγκριτή έχει αρκετή κανονικότητα (αλγοριθμικός σχεδιασμός)

Ισότητα

$A=A_3A_2A_1A_0$
$B=B_3B_2B_1B_0$

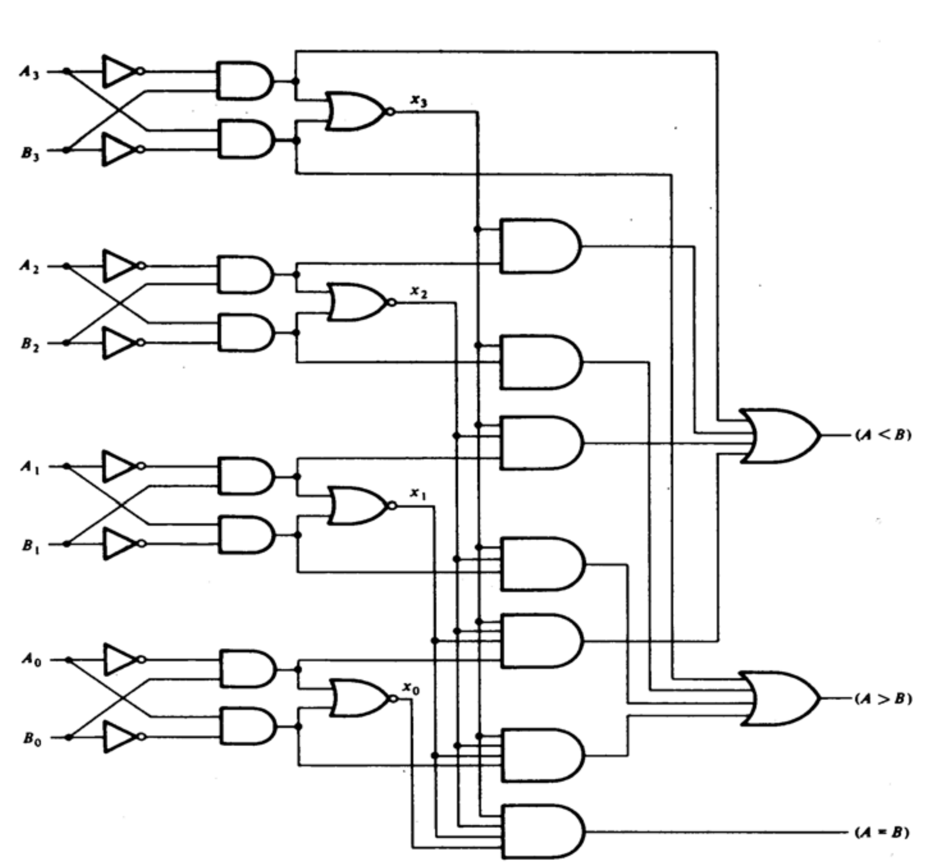
$x_i=A_iB_i+A_i{'}B_i{'}$ $\quad (A=B)=x_3x_2x_1x_0$

Ανισότητα

$(A>B)=A_3B_3{'}+x_3A_2B_2{'}+x_3x_2A_1B_1{'}+x_3x_2x_1A_0B_0{'}$: δίνει 1 μόνο όταν $A_i=1$ και $B_i=0$ με $A_j=B_j$ για j>I δηλαδή ελέγχει από αριστερά προς δεξιά ένα ένα τα bits.

$(A<B)=B_3A_3{'}+x_3B_2A_2{'}+x_3x_2B_1A_1{'}+x_3x_2x_1B_0A_0{'}$

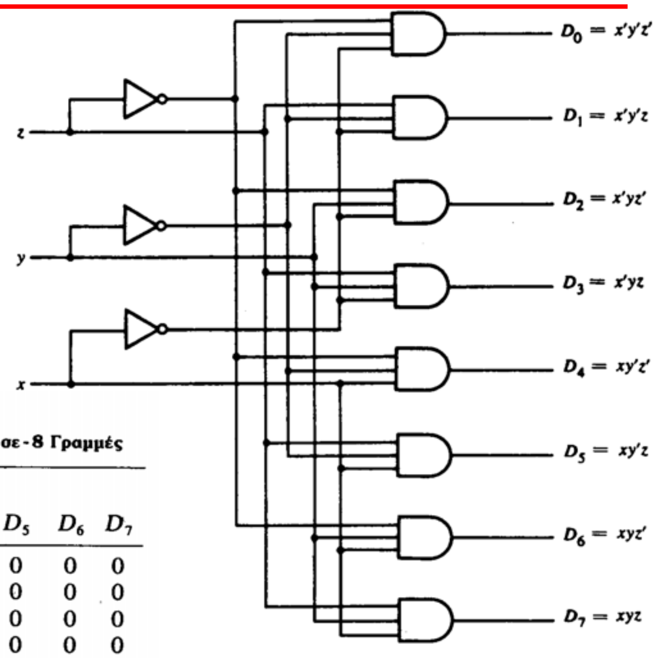
Πλεονέκτημα : Η κανονικότητα του κυκλώματος



ΣΧΗΜΑ 5-7
Συγκριτής μεγέθους τεσσάρων bits

Αποκωδικοποιητές - Κωδικοποιητές

Αποκωδικοποιητής: κύκλωμα που μετατρέπει την δυαδική πληροφορία των n γραμμών εισόδου σε 2^n μοναδικές γραμμές εξόδου (ελαχιστόροι n μεταβλητών)



ΠΙΝΑΚΑΣ 5-2
Πίνακας Αληθείας ενός Αποκωδικοποιητή από 3-σε-8 Γραμμές

Είσοδοι			Έξοδοι							
x	y	z	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

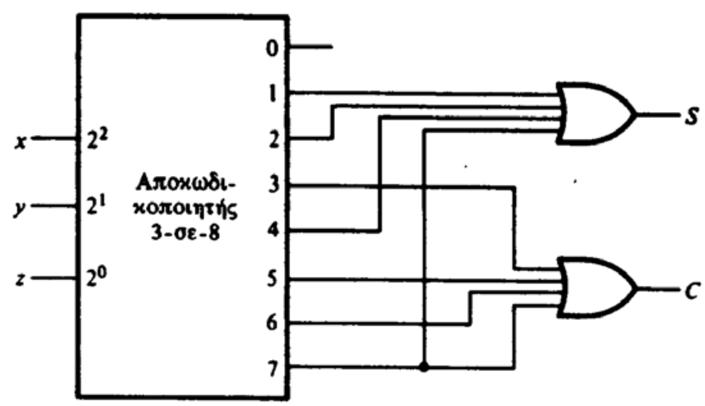
Υλοποίηση Συνδυαστικής Λογικής

Αφού ο αποκωδικοποιητής παράγει τους 2^n ελαχιστόρους μπορεί να υλοποιήσει οποιαδήποτε συνάρτηση με προσθήκη πυλών OR

<u>Παράδειγμα: Υλοποίηση πλήρους αθροιστή</u>

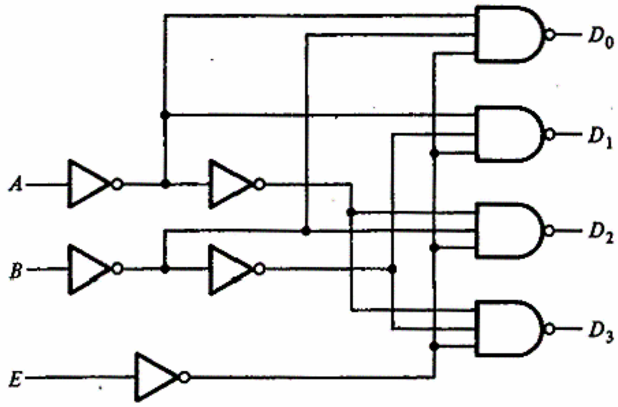
$S(x,y,z)=\Sigma(1,2,4,7)$

$C(x,y,z)=\Sigma(3,5,6,7)$



ΣΧΗΜΑ 5-9
Υλοποίηση ενός πλήρη-αθροιστή με αποκωδικοποιητή

Αποκωδικοποιητές



(α) Λογικό διάγραμμα

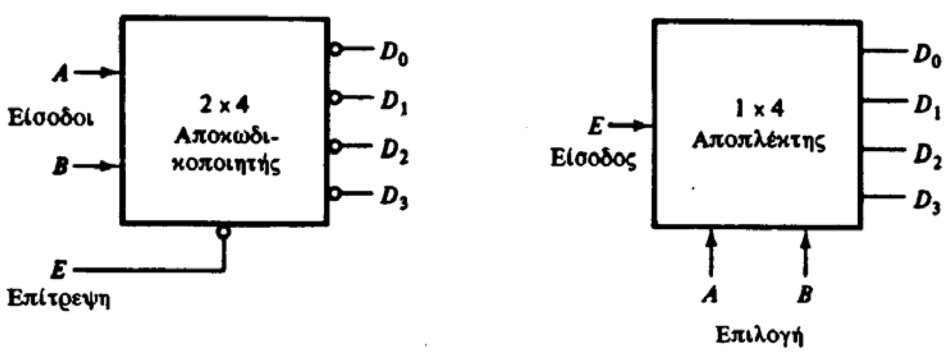
E	A	B	D_0	D_1	D_2	D_3
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

(β) Πίνακας αληθείας

ΣΧΗΜΑ 5-10
Ένας αποκωδικοποιητής από-2-σε-4 γραμμές, με είσοδο επίτρεψης (E)

Αποπλέκτης

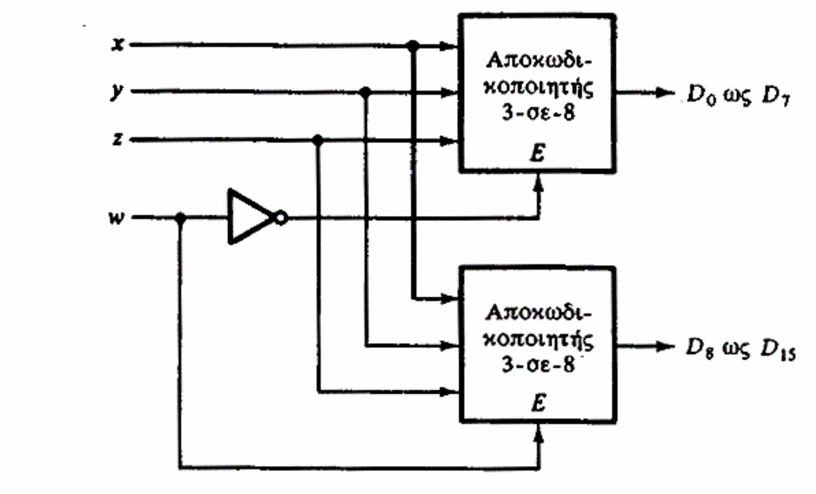
Είναι ουσιαστικά ένας αποκωδικοποιητής με συμπληρωματικές εξόδους και είσοδο επίτρεψης. Μεταβιβάζει τις πληροφορίες από την είσοδο επίτρεψης σε οποιαδήποτε έξοδο επιλέγουν οι υπόλοιπες είσοδοι



(α) Αποκωδικοποιητής με επίτρεψη (β) Αποπλέκτης

ΣΧΗΜΑ 5-11
Σχηματατικά διαγράμματα για το κύκλωμα του Σχ. 5-12

Αποκωδικοποιητές



Επέκταση Αποκωδικοποιητή με χρήση πολλών αποκωδικοποιητών ⇒ 2 αποκωδικοποιητές 3 σε 8 δίνουν 1 αποκωδικοποιητή 4 σε 16

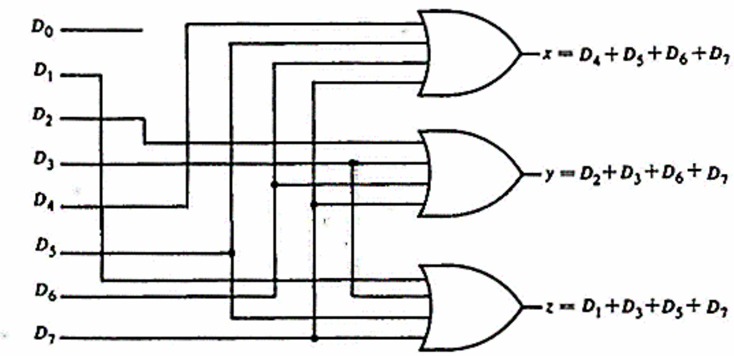
Κωδικοποιητές

Ο Κωδικοποιητής εκτελεί την αντίστροφη λειτουργία από τον Αποκωδικοποιητή: Έχει 2^n γραμμές εισόδου και n γραμμές εξόδου και δίνει τον δυαδικό κώδικα που αντιστοιχεί στις γραμμές εισόδου.

ΠΙΝΑΚΑΣ 5-3
Πίνακας Αληθείας Κωδικοποιητή από Οκταδικό σε Δυαδικό

Είσοδοι								Έξοδοι		
D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	x	y	z
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Κωδικοποιητές



ΣΧΗΜΑ 5-13
Κωδικοποιητής από οκταδικό σε δυαδικό

Προβλήματα:

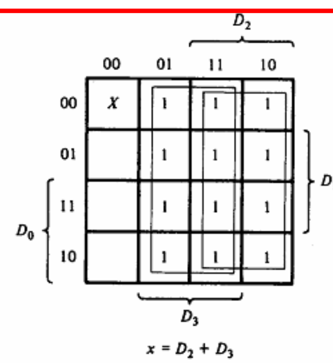
- Όταν περισσότερες της μίας είσοδοι είναι στον άσσο τότε η έξοδος είναι απροσδιόριστη (Λύση: προτεραιότητα)
- Όταν όλες οι είσοδοι είναι στο μηδέν τότε η έξοδος είναι 000 που δεν είναι σωστό αφού η $D_0 \neq 1$ (Λύση: διάκριση της κατάστασης)

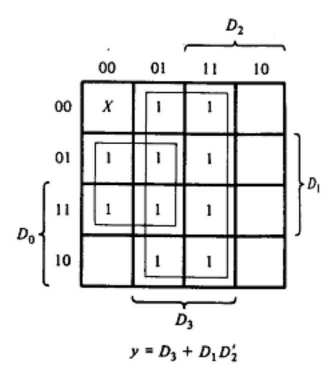
Κωδικοποιητές Προτεραιότητας

Ο Κωδικοποιητής εκτελεί την αντίστροφη λειτουργία από τον Αποκωδικοποιητή: Έχει 2^n γραμμές εισόδου και n γραμμές εξόδου και δίνει τον δυαδικό κώδικα που αντιστοιχεί στις γραμμές εισόδου.

ΠΙΝΑΚΑΣ 5-4
Πίνακας Αληθείας για έναν Κωδικοποιητή Προτεραιότητας

Είσοδοι				Έξοδοι		
D_0	D_1	D_2	D_3	X	Y	V
0	0	0	0	X	X	0
1	0	0	0	0	0	1
X	1	0	0	0	1	1
X	X	1	0	1	0	1
X	X	X	1	1	1	1

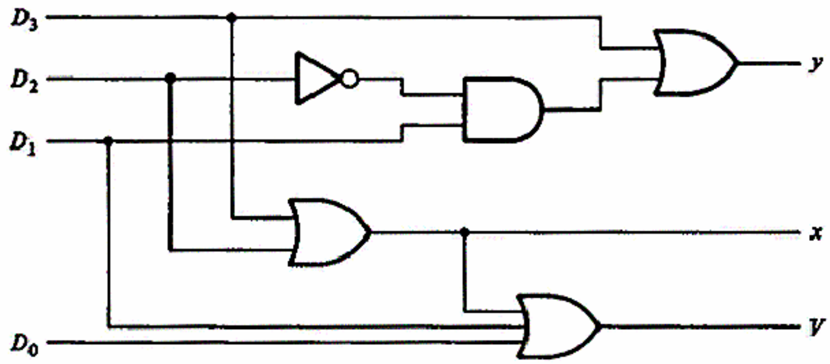




Κωδικοποιητές Προτεραιότητας

$x=D_2+D_3$
$y=D_3+D_1D_2'$

$v=D_0+D_1+D_2+D_3$

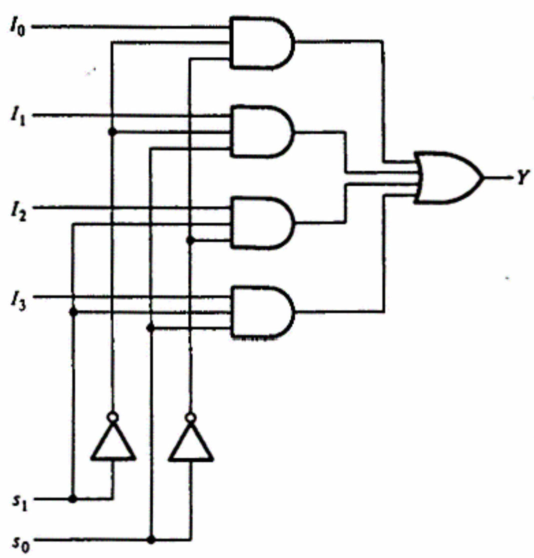


ΣΧΗΜΑ 5-15
Κωδικοποιητής προτεραιότητας τεσσάρων εισόδων

Λύνει το πρόβλημα της επιλογής όταν περισσότερες της μίας εισόδων είναι στον άσσο: επιλέγει αυτήν με την μεγαλύτερη προτεραιότητα

Πολυπλέκτες

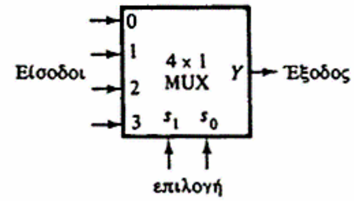
Ο Πολυπλέκτης είναι ένα συνδυαστικό κύκλωμα που επιλέγει δυαδικές πληροφορίες ανάμεσα σε πολλές γραμμές εισόδου και τις κατευθύνει σε μία γραμμή εξόδου



(α) Λογικό διάγραμμα

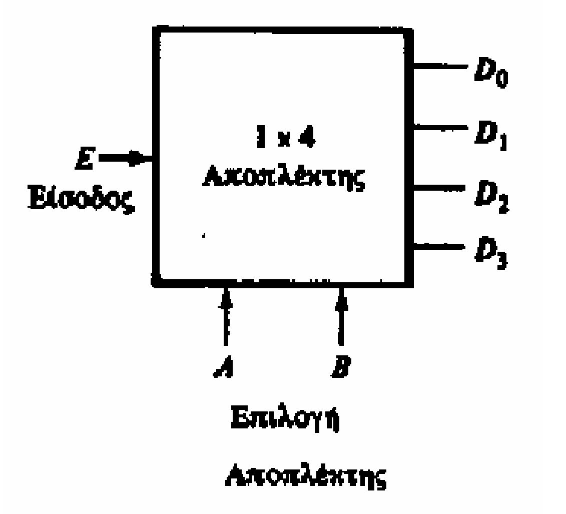
s_1	s_0	Y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

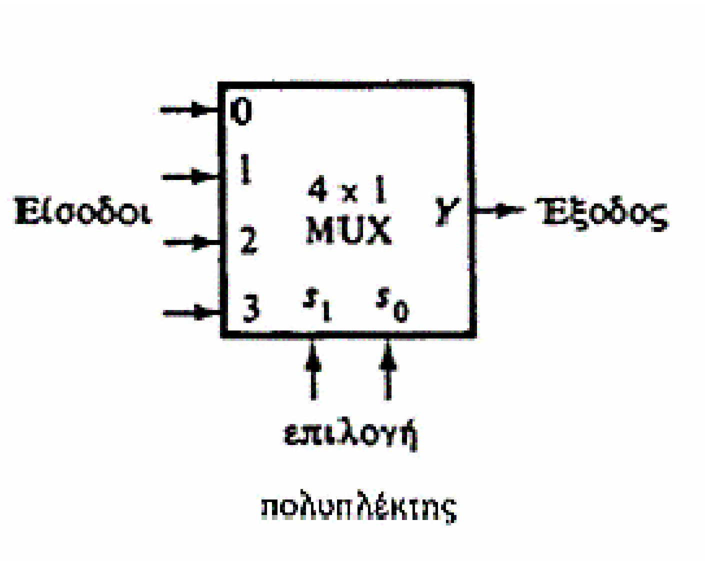
(β) Πίνακας της συνάρτησης



(γ) Σχηματικό διάγραμμα

ΣΧΗΜΑ 5-16
Ένας πολυπλέκτης 4-σε-1 γραμμών

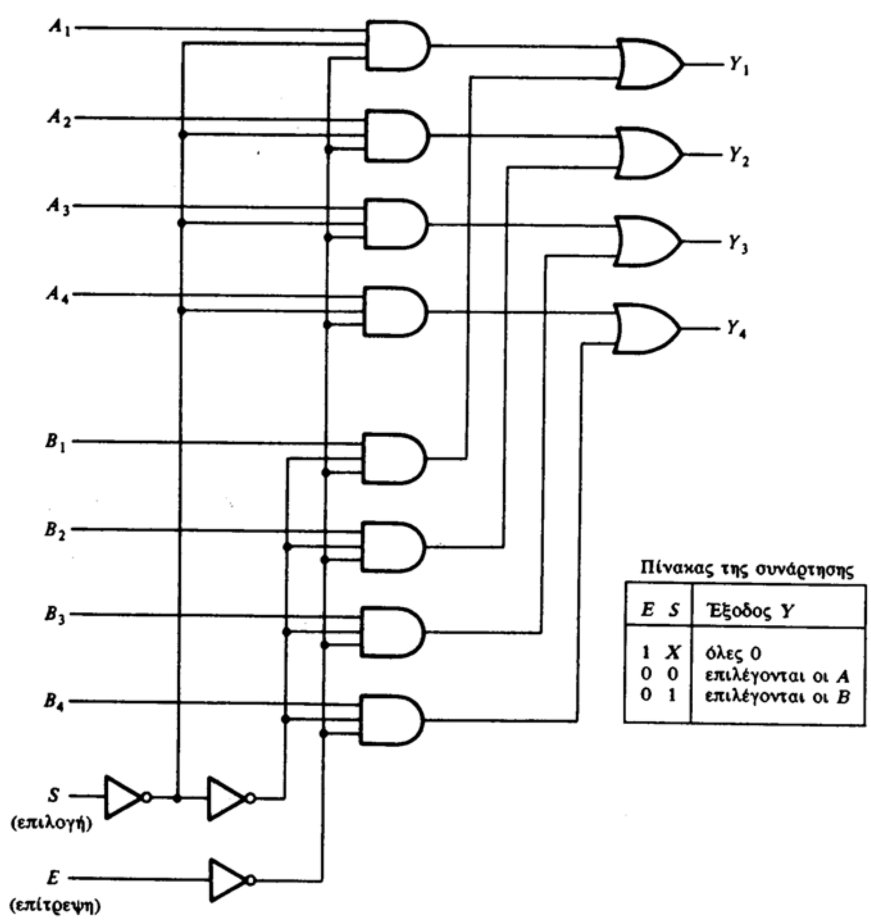




Τετραπλός Πολυπλεκτης

2 σε 1

Η είσοδος Επίτρεψης (Ε) τοποθετείται για λόγους επέκτασης.



E	S	Έξοδος Y
1	X	όλες 0
0	0	επιλέγονται οι A
0	1	επιλέγονται οι B

Υλοποίηση Συναρτήσεων Boole

Αλγόριθμος υλοποίησης συνάρτησης με χρήση πολυπλέκτη:

1. Εκφράζουμε την συνάρτηση σε άθροισμα ελαχιστόρων.
2. Συνδέουμε τις n-1 μεταβλητές στις γραμμές επιλογής και κρατάμε την αριστερότερη (πιο σημαντική) έστω Α.
3. Καταγράφουμε τις εισόδους του πολυπλέκτη και κάτω από αυτές όλους τους ελαχιστόρους σε δύο σειρές (αντίστοιχα για Α=0 και Α=1).
4. Σημειώνουμε τους ελαχιστόρους που έχει η συνάρτηση.
5. Σε κάθε στήλη βάζουμε 0 αν δεν έχει σημειωθεί ελαχιστόρος, 1 αν έχουν σημειωθεί και οι δύο, Α΄ αν έχει σημειωθεί ο πάνω και Α αν έχει σημειωθεί ο κάτω ελαχιστόρος.

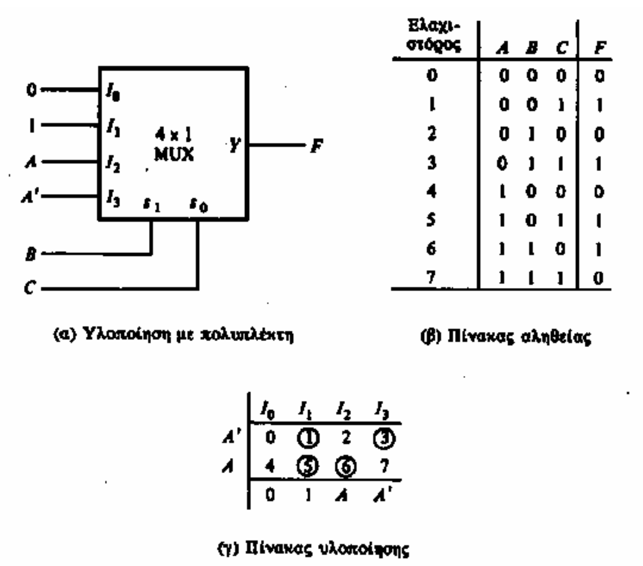
Τα κυκλώματα με λίγες εξόδους υλοποιούνται καλύτερα με πολυπλέκτες, ενώ αυτά με πολλές εξόδους υλοποιούνται καλύτερα με αποκωδικοποιητές

Υλοποίηση Συναρτήσεων Boole

Κάθε πολυπλέκτης 2^n σε 1 μπορεί να υλοποιήσει οποιαδήποτε συνάρτηση n μεταβλητών ως εξής:

1. Βάζουμε τις n-1 μεταβλητές στις εισόδους επίτρεψης.

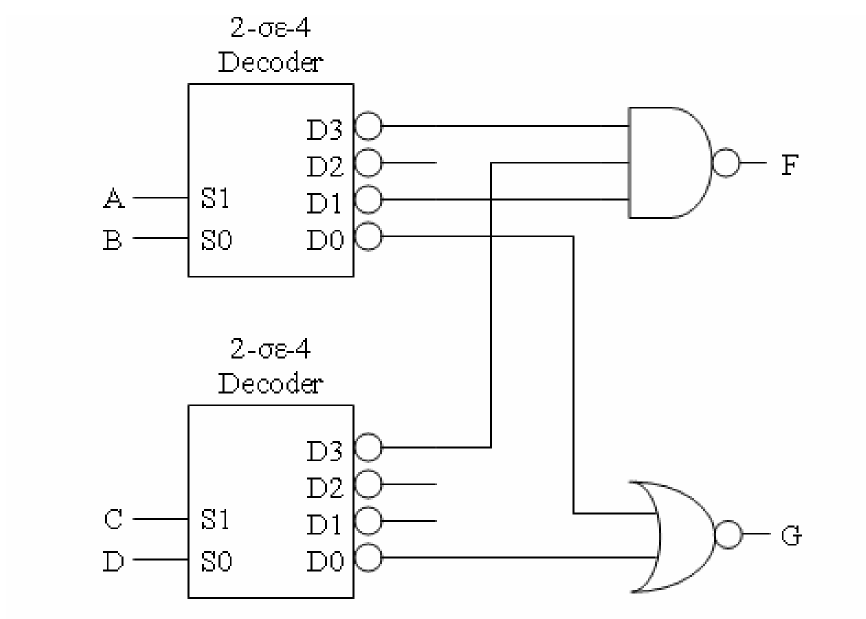
2. Χρησιμοποιούμε την τελευταία μεταβλητή για τις εισόδους.



ΣΧΗΜΑ 5-18
Υλοποίηση της $F(A,B,C) = \Sigma(1,3,5,6)$ με πολυπλέκτη

Ασκήσεις

Να γράψετε τις συναρτήσεις F(A,B,C,D) και G(A,B,C,D), που υλοποιεί το παρακάτω κύκλωμα σε ελάχιστη μορφή αθροίσματος γινομένων καθώς και σε κανονική μορφή αθροίσματος ελάχιστων όρων (sum of minterms). (Το ψηφίο A είναι το ΠΣΨ).



- Από τη λειτουργία του αποκωδικοποιητή με ανεστραμμένες (active low) εξόδους έχουμε:
- Για τον επάνω decoder: $D0 = (A'\cdot B')'$, $D1 = (A'\cdot B)'$, $D2 = (A\cdot B')'$, $D3 = (A\cdot B)'$.
- Για τον κάτω decoder: $D0 = (C'\cdot D')'$, $D1 = (C'\cdot D)'$, $D2 = (C\cdot D')'$, $D3 = (C\cdot D)'$.

Οι **F** και **G** υπολογίζονται σαν (ελάχιστα) αθροίσματα ως εξής:

$$\mathbf{F} = ((A\cdot B)' \cdot (A'\cdot B)' \cdot (C\cdot D)')' =$$
$$(A\cdot B)'' + (A'\cdot B)'' + (C\cdot D)'' =$$
$$A\cdot B + A'\cdot B + C\cdot D =$$
$$(A+A')\cdot B + C\cdot D =$$
$$1\cdot B + C\cdot D = B + C\cdot D.$$

$$\mathbf{G} = ((A'\cdot B')' + (C'\cdot D'))' = (A'\cdot B')'' \cdot (C'\cdot D')'' = A'\cdot B'\cdot C'\cdot D'.$$

- Ο όρος B περιλαμβάνει τους minterms {m4, m5, m6, m7, m12, m13, m14, m15} (=mX1XX).

- Ο όρος C·D περιλαμβάνει τους minterms {m3, m7, m11, m15} (=mXX11).

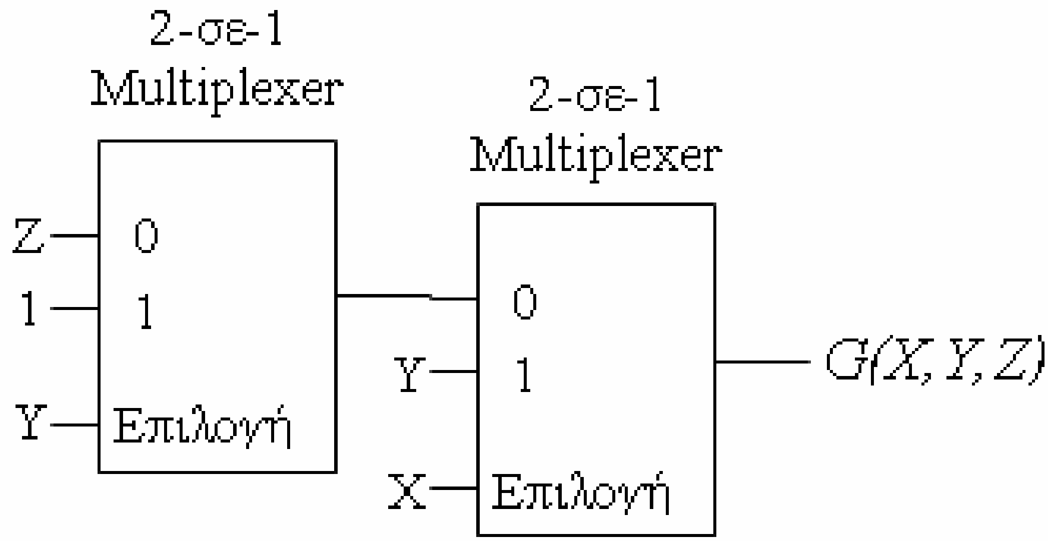
- Ο όρος A’·B’·C’·D’ περιλαμβάνει μόνο τον minterm m0 (=m0000).

οι συναρτήσεις F και G γράφονται σε κανονική μορφή ελαχίστων όρων (sum of minterms) ως εξής:

- F = Σ {3,4,5,6,7,11,12,13,14,15}

- G = Σ {0}.

Να βρείτε τη δυαδική συνάρτηση *G(X,Y,Z)* που υλοποιεί το παρακάτω λογικό κύκλωμα.



- Έστω *F(Y,Z)* η συνάρτηση εξόδου του πρώτου πολυπλέκτη.

Τότε ισχύει: $F = Y \cdot 1 + Y' \cdot Z = Y \cdot (Z+1) + Y' \cdot Z = Y+Z$.

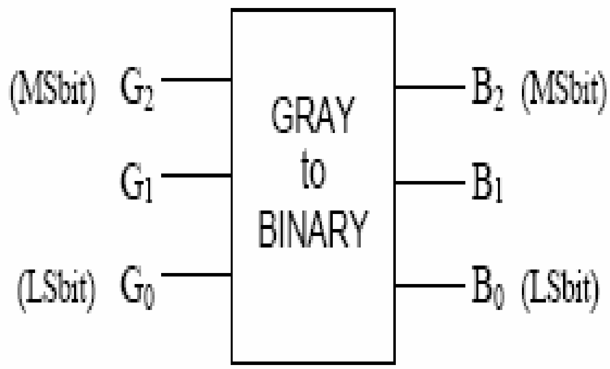
- Αντίστοιχα, για τη συνάρτηση εξόδου του δεύτερου πολυπλέκτη ισχύει:

$G = X \cdot Y + X' \cdot F = X \cdot Y + X' \cdot (Y+Z) = X \cdot Y + X' \cdot Y + X' \cdot Z = Y + X' \cdot Z$

- $\boldsymbol{G = Y + X' \cdot Z}$

Άσκηση

Χρησιμοποιώντας τον ελάχιστο δυνατό αριθμό λογικών πυλών, να σχεδιάσετε κύκλωμα το οποίο να μετατρέπει αριθμούς των 3 bits από τον ανακλαστικό κώδικα Gray στο δυαδικό κώδικα με βάρη 4-2-1.



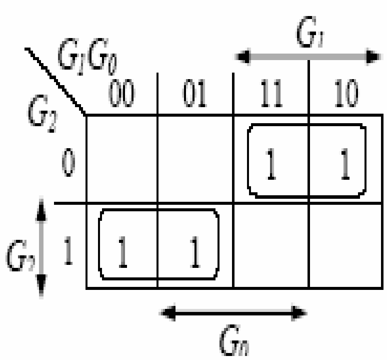
Απάντηση

Καταστρώνουμε τον πίνακα αληθείας, όπως φαίνεται παρακάτω. Στο αριστερό μέρος του πίνακα γράφουμε τον κώδικα Gray, ενώ στο δεξιό μέρος αυτού γράφουμε τον αντίστοιχο δυαδικό αριθμό.

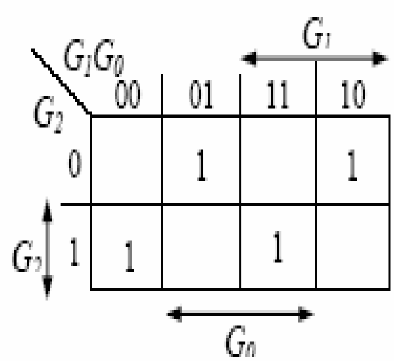
Gray			Binary 4-2-1		
G_2	G_1	G_0	B_2	B_1	B_0
0	0	0	0	0	0
0	0	1	0	0	1
0	1	1	0	1	0
0	1	0	0	1	1
1	1	0	1	0	0
1	1	1	1	0	1
1	0	1	1	1	0
1	0	0	1	1	1

mi	Gray			Binary 4-2-1		
	G_2	G_1	G_0	B_2	B_1	B_0
0	0	0	0	0	0	0
1	0	0	1	0	0	1
3	0	1	1	0	1	0
2	0	1	0	0	1	1
6	1	1	0	1	0	0
7	1	1	1	1	0	1
5	1	0	1	1	1	0
4	1	0	0	1	1	1

Παρατηρούμε ότι $B_2=G_2$. Για την απλοποίηση των B_1 και B_0 χρησιμοποιούμε χάρτες Karnaugh όπως φαίνεται στη συνέχεια.

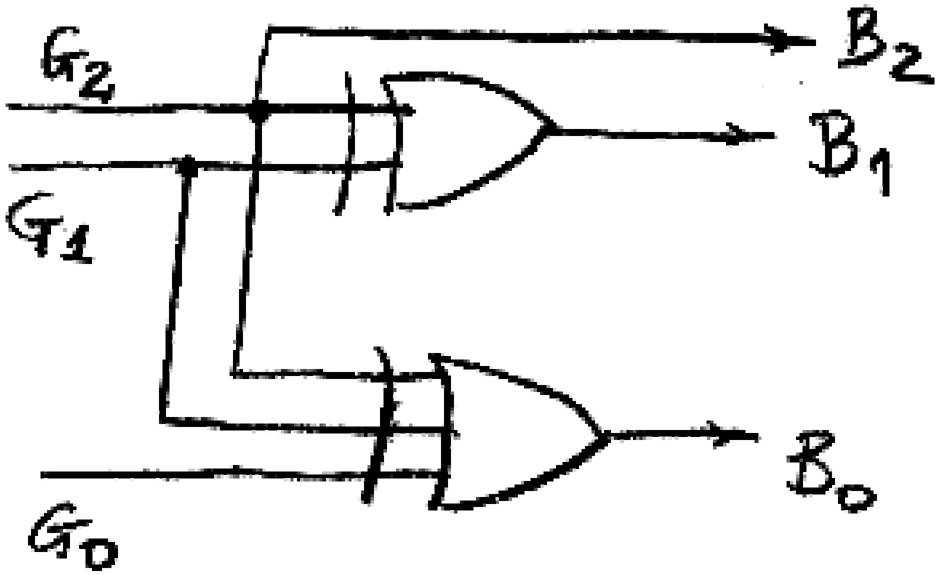


$B_1=G_2 \oplus G_1$



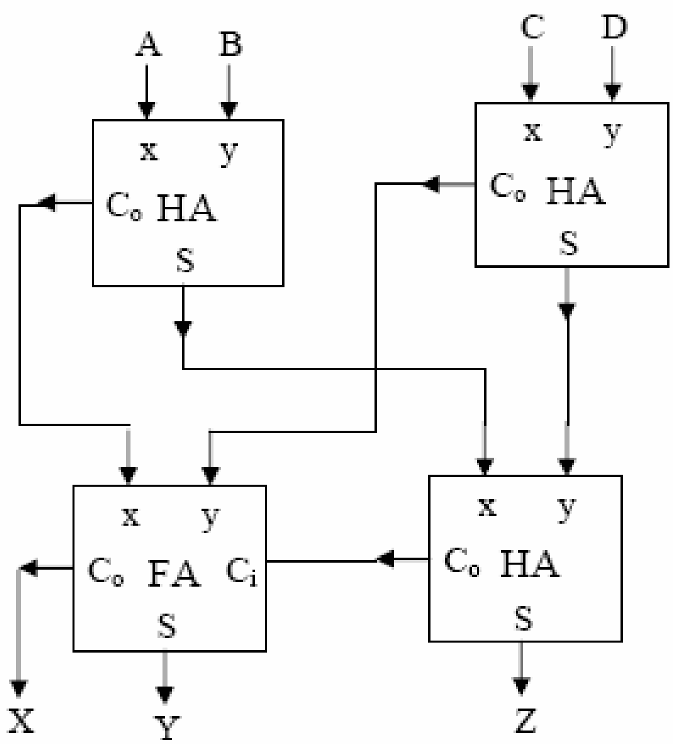
$B_0=G_2 \oplus G_1 \oplus G_0$

Υλοποίηση (1)



Άσκηση

Δίνεται το παρακάτω κύκλωμα, το οποίο μετατρέπει έναν τετραψήφιο κώδικα (ABCD) σε τριψήφιο (XYZ). Αναλύστε τη λειτουργία του κυκλώματος και συμπληρώστε τον πίνακα αλήθειας τς



Απάντηση

Ο πίνακας αληθείας ενός ημιαθροιστή είναι:

X	Y	C_0	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Παρατηρούμε ότι οι έξοδοι του ημιαθροιστή C_0S δίνουν το πλήθος των μονάδων στις εισόδους του. Επομένως κάθε ημιαθροιστής του πρώτου επιπέδου υπολογίζει τον αριθμό των μονάδων στις εισόδους του.

Παρατηρούμε ότι ο καθένας από τους δύο αθροιστές του πρώτου επιπέδου υπολογίζει τον αριθμό των «1» που εφαρμόζονται στις δύο εισόδους του. Τα δύο μερικά αθροίσματα (των 2 bit το καθένα, (C_o,S)) που προκύπτουν, αθροίζονται στη συνέχεια από τον συνδυασμό ενός πλήρους αθροιστή και ενός ημιαθροιστή σε συνδεσμολογία κυματιστού αθροιστή (ripple adder).

Άρα, συνολικά, το δοσμένο κύκλωμα υπολογίζει το πλήθος των «1» των εισόδων του.

Οι πίνακες αλήθειας των συναρτήσεων X, Y, Z, που υλοποιεί το παραπάνω κύκλωμα, είναι οι εξής:

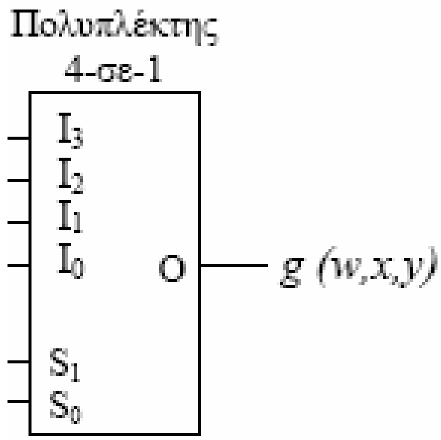
A	*B*	*C*	*D*	*X*	*Y*	*Z*
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	1	0
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	0
0	1	1	1	0	1	1
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	0	1	1	0	1	1
1	1	0	0	0	1	0
1	1	0	1	0	1	1
1	1	1	0	0	1	1
1	1	1	1	1	0	0

Άσκηση

Να υλοποιήσετε τη συνάρτηση

$$g(w,x,y) = w \cdot y + x' \cdot y + w' \cdot x \cdot y'$$

χρησιμοποιώντας μόνο έναν πολυπλέκτη 4-σε-1. Να υποθέσετε ότι οι είσοδοι ελέγχου είναι: $S_0=x$, $S_1=w$ και ότι τα συμπληρώματα των μεταβλητών w,x,y είναι διαθέσιμα.



Η λογική συνάρτηση την οποία υλοποιεί ο πολυπλέκτης είναι η ακόλουθη:

$$O = S_1'S_0'I_0 + S_1'S_0I_1 + S_1S_0'I_2 + S_1S_0I_3$$
$$= w'x'I_0 + w'xI_1 + wx'I_2 + wxI_3$$

το οποίο σημαίνει ότι:

$O = I_0$, μόνο όταν $w=0$ και $x=0$, δηλ. $w'x'=1$, άρα $I_0 = g(0,0,y)$

$O = I_1$, μόνο όταν $w=0$ και $x=1$, δηλ. $w'x=1$, άρα $I_1 = g(0,1,y)$

$O = I_2$, μόνο όταν $w=1$ και $x=0$, δηλ. $wx'=1$, άρα $I_2 = g(1,0,y)$

$O = I_3$, μόνο όταν $w=1$ και $x=1$, δηλ. $wx=1$, άρα $I_3 = g(1,1,y)$.

Έτσι,

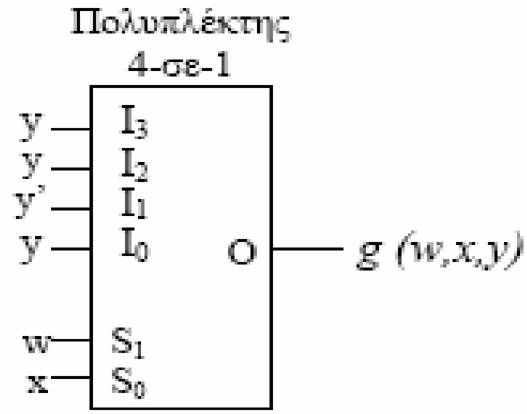
Έτσι,

$$I_0 = g(0,0,y) = 0\cdot y + 1\cdot y + 0\cdot y' = y$$

$$I_1 = g(0,1,y) = 0\cdot y + 0\cdot y + 1\cdot 1\cdot y' = y'$$

$$I_2 = g(1,0,y) = 1\cdot y + 1\cdot y + 0\cdot 0\cdot y' = y$$

$$I_3 = g(1,1,y) = 1\cdot y + 0\cdot y + 0\cdot 1\cdot y' = y$$



Άσκηση

Ποιος είναι ο ελάχιστος αριθμός πολυπλεκτών 4-σε-1 (εύρους 1 bit), που απαιτούνται για τη σύνθεση των εξής πολυπλεκτών:

α) 16-σε-1, β) 12-σε-1, γ) 4-σε-1, εύρους 4 bit, δ) 64-σε-1.

Απάντηση

α) Για τις 16 εισόδους χρησιμοποιούμε 4 πολυπλέκτες (4 είσοδοι ανά πολυπλέκτη, κοινές γραμμές επιλογής και για τους 4 πολυπλέκτες), τις εξόδους των οποίων συνδέουμε σε έναν επιπλέον πολυπλέκτη. Άρα, συνολικά απαιτούνται *5 πολυπλέκτες* με συνολικό αριθμό 4 γραμμών επιλογής.

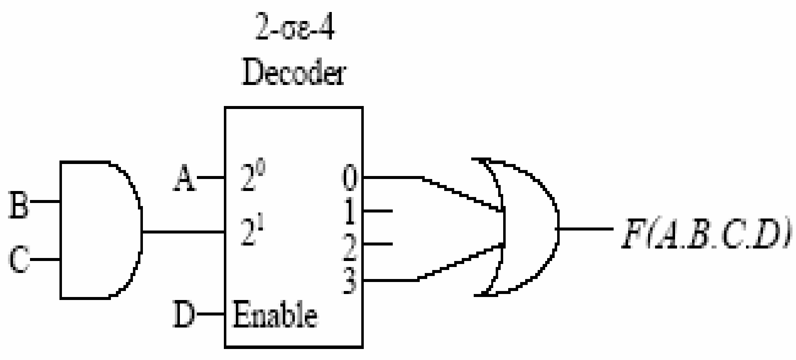
β) Για τις 12 εισόδους χρησιμοποιούμε 3 πολυπλέκτες (4 είσοδοι ανά πολυπλέκτη, κοινές γραμμές επιλογής και για τους 3 πολυπλέκτες), τις εξόδους των οποίων συνδέουμε σε έναν επιπλέον πολυπλέκτη. Άρα, συνολικά απαιτούνται *4 πολυπλέκτες* με συνολικό αριθμό 4 γραμμών επιλογής.

γ) Χρησιμοποιούμε σε παράλληλη συνδεσμολογία *4 πολυπλέκτες* με κοινές εισόδους και γραμμές επιλογής.

δ) Ανάλογα με τα (α) και (β), για τις 64 εισόδους χρησιμοποιούμε τρία επίπεδα πολυπλεκτών, με 16, 4 και 1 πολυπλέκτες αντίστοιχα. Χρησιμοποιούμε από 2 κοινές γραμμές επιλογής ανά επίπεδο. Άρα, συνολικά απαιτούνται *21 πολυπλέκτες* με συνολικό αριθμό 6 γραμμών επιλογής.

Άσκηση

Να βρείτε τη δυαδική συνάρτηση *F* που υλοποιεί το παρακάτω λογικό κύκλωμα.



Η λύση να απλοποιηθεί και να εκφραστεί σε μορφή αθροίσματος γινομένων.

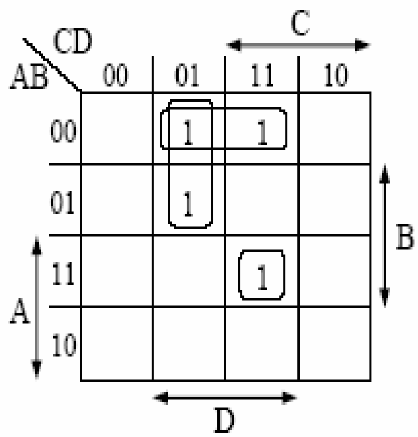
Έστω F_0 και F_3 οι συναρτήσεις των εξόδων 0 και 3 του αποκωδικοποιητή, αντίστοιχα.

Τότε: $F_0 = D\cdot[(B\cdot C)' \cdot A'] = D\cdot[(B'+C') \cdot A'] = A'\cdot B'\cdot D + A'\cdot C'\cdot D$

και: $F_3 = D\cdot[(B\cdot C) \cdot A] = A\cdot B\cdot C\cdot D$.

Συνεπώς: $F = F_0 + F_3 = A'\cdot B'\cdot D + A'\cdot C'\cdot D + A\cdot B\cdot C\cdot D$

Με χάρτη Karnaugh εύκολα επιβεβαιώνουμε ότι η παραπάνω είναι και η απλοποιημένη



μορφή της συνάρτησης F.