6η Θεματική Ενότητα : Σύγχρονα Ακολουθιακά Κυκλώματα

Εισαγωγή

- Κατάσταση Ακολουθιακού Κυκλώματος : περιεχόμενα στοιχείων μνήμης
- Η έξοδος εξαρτάται από τις εισόδους και την κατάσταση του κυκλώματος
- Η κατάσταση εξαρτάται από τις εισόδους και την προηγούμενη κατάσταση

Ακολουθιακά Κυκλώματα
- Σύγχρονα: οι τιμές των σημάτων του αλλάζουν σε διακριτές χρονικές στιγμές (ρολόι).
- Ασύγχρονα: οι τιμές των σημάτων του αλλάζουν σε οποιαδήποτε χρονική στιγμή (συνδυαστικά κυκλώματα με ανάδραση).

Ακολουθιακά Κυκλώματα με ρολόι

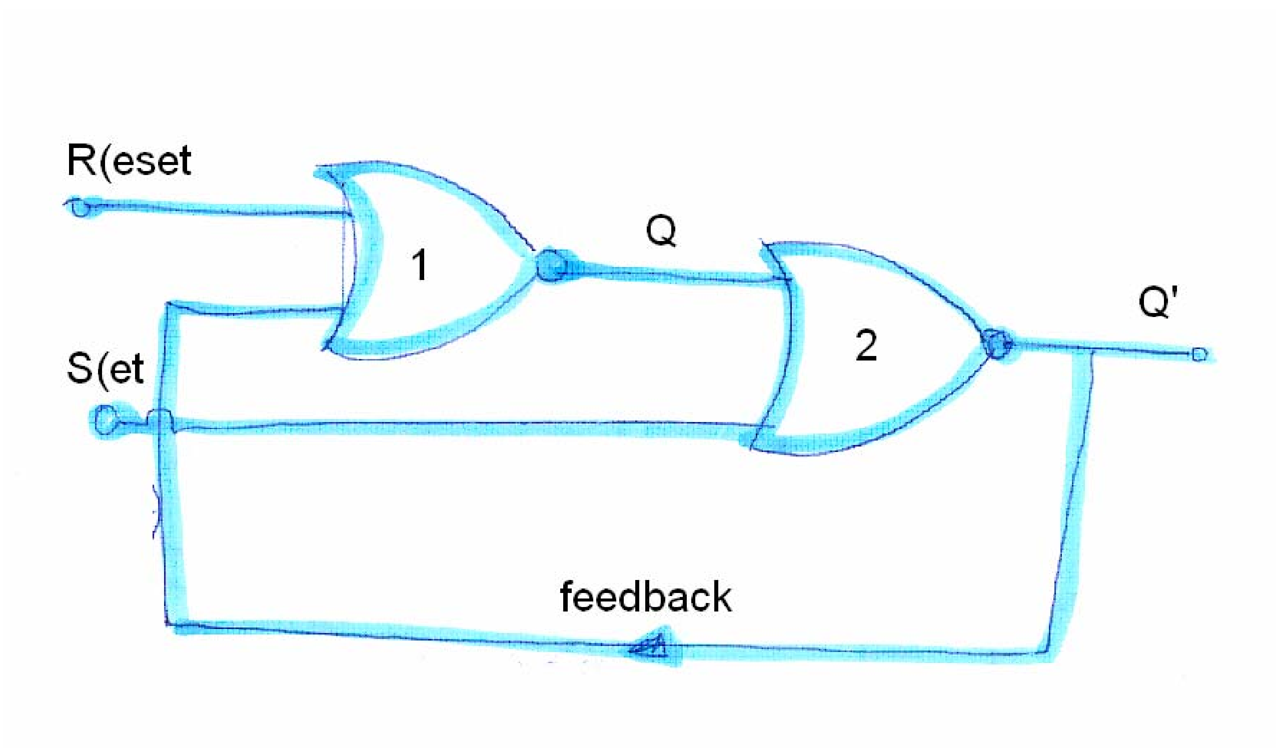
- Ανάδραση (feedback)
- Αστάθεια (instability)

- Χρονισμός (clocking)
- Κύριο ρολόι (master clock)

Mealy μοντέλο:
Οι έξοδοι είναι συναρτήσεις της παρούσας κατάστασης και των εισόδων.
Moore μοντέλο:
Οι έξοδοι είναι συναρτήσεις της παρούσας κατάστασης μόνο.

Στοιχεία Μνήμης

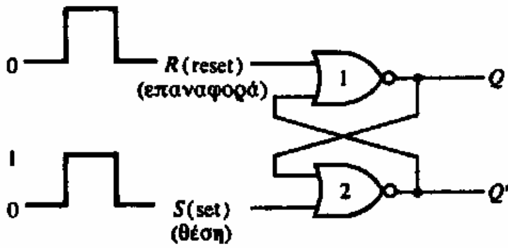
- φλιπ-φλοπ (flip-flop)
- Μνήμη 1 bit



Ένα τέτοιο κύκλωμα μπορεί να διατηρήσει την εσωτερική του κατάσταση επ’ αόριστο.

Latch

Μανταλωτής SR (latch).



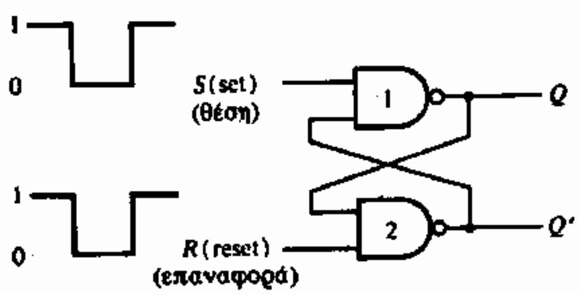
(α) Λογικό διάγραμμα

S	R	Q	Q'	
1	0	1	0	
0	0	1	0	(μετά από $S=1$, $R=0$)
0	1	0	1	
0	0	0	1	(μετά από $S=0$, $R=1$)
1	1	0	0	

(β) Πίνακας αληθείας

ΣΧΗΜΑ 6-2
Το βασικό κύκλωμα latch με πύλες ΟΥΤΕ.

Latch



(α) Λογικό διάγραμμα

S	R	Q	Q'	
1	0	0	1	
1	1	0	1	(μετά από $S=1$, $R=0$)
0	1	1	0	
1	1	1	0	(μετά από $S=0$, $R=1$)
0	0	1	1	

(β) Πίνακας αλ

ΣΧΗΜΑ 6-3
Το βασικό κύκλωμα latch με πύλες ΟΧΙ-ΚΑΙ.

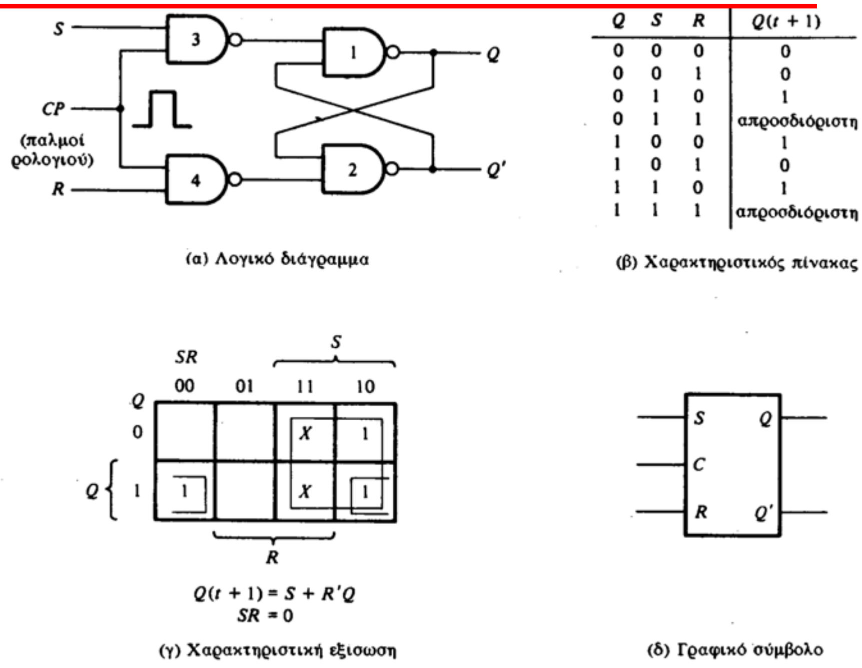
RS Flip-Flops

Η λειτουργία του latch

τροποποιείται

(flip-flop)

με την τοποθέτηση πρόσθετης εισόδου ελέγχου(clock) που καθορίζει πότε θα αλλαχθεί η κατάσταση του.



Q	S	R	Q(t + 1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	απροσδιόριστη
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	απροσδιόριστη

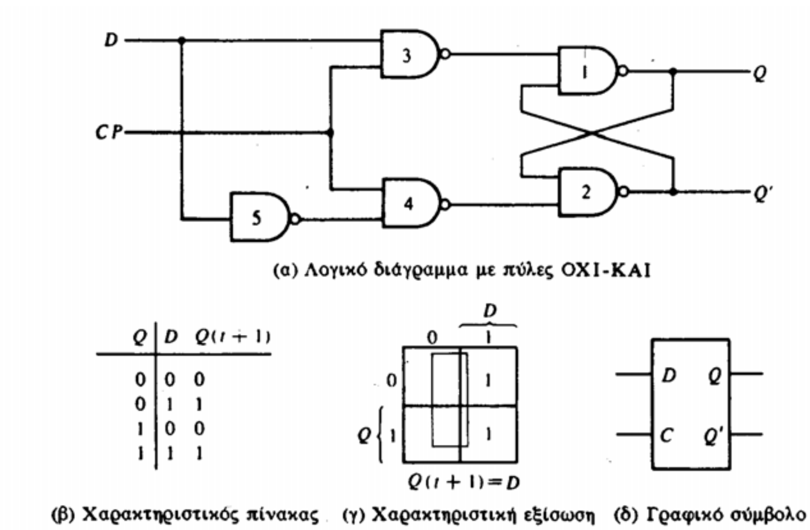
(β) Χαρακτηριστικός πίνακας

ΣΧΗΜΑ 6-4
Flip-flop *RS*

D latch

Εξασφαλίζει ότι οι είσοδες του flip flop δεν θα πάνε ποτέ στο 1 ταυτόχρονα

Φυλασσόμενος Μανταλωτής D (gated D-latch).



Q	D	Q(t + 1)
0	0	0
0	1	1
1	0	0
1	1	1

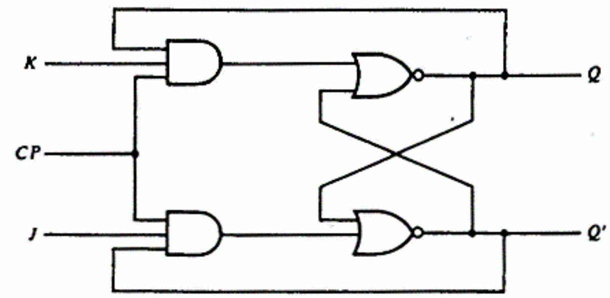
(β) Χαρακτηριστικός πίνακας

ΣΧΗΜΑ 6-5
Flip-Flop τύπου *D* με ρολόι.

JK Flip-Flops

Η απροσδιόριστη κατάσταση του RS εδώ προσδιορίζεται και αξιοποιείται

Αν CP=1 για αρκετό χρόνο και J=K=1 τότε οι έξοδοι θα αντιστρέφονται συνεχώς. Για τον λόγο αυτό χρησιμοποιούνται τα edge-triggered, master-slave ffs



(α) Λογικό διάγραμμα

Q	J	K	Q(t + 1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

(β) Χαρακτηριστικός πίνακας

Q \ JK	00	01	11	10
0			1	1
1	1			1

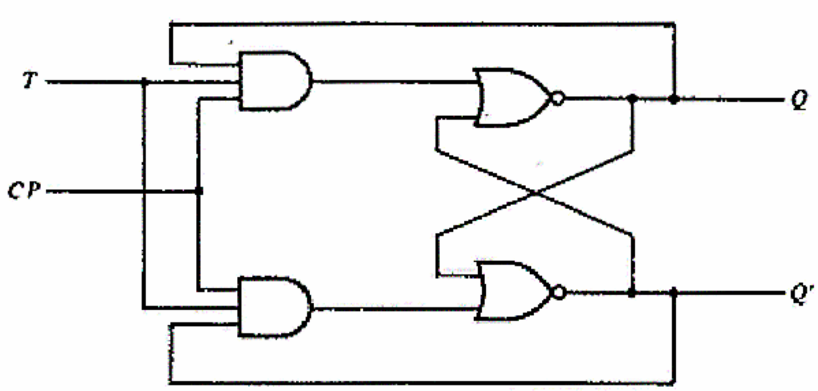
$Q(t+1) = JQ' + K'Q$

(γ) Χαρακτηριστική εξίσωση

ΣΧΗΜΑ 6-6
Flip-flop τύπου JK

T Flip-Flops

Είναι μία παραλλαγή του JK με μία μόνο είσοδο T και όταν T=1 αντιστρέφει την κατάστασή του



(α) Λογικό διάγραμμα

Q	T	Q(t + 1)
0	0	0
0	1	1
1	0	1
1	1	0

(β) Χαρακτηριστικός πίνακας

Q \ T	0	1
0		1
1	1	

$Q(t+1) = TQ' + T'Q$

(γ) Χαρακτηριστική εξίσωση

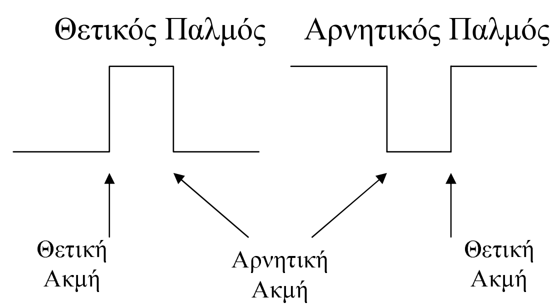
ΣΧΗΜΑ 6-7
Flip-flop τύπου T

Πυροδότηση των Flip-Flops

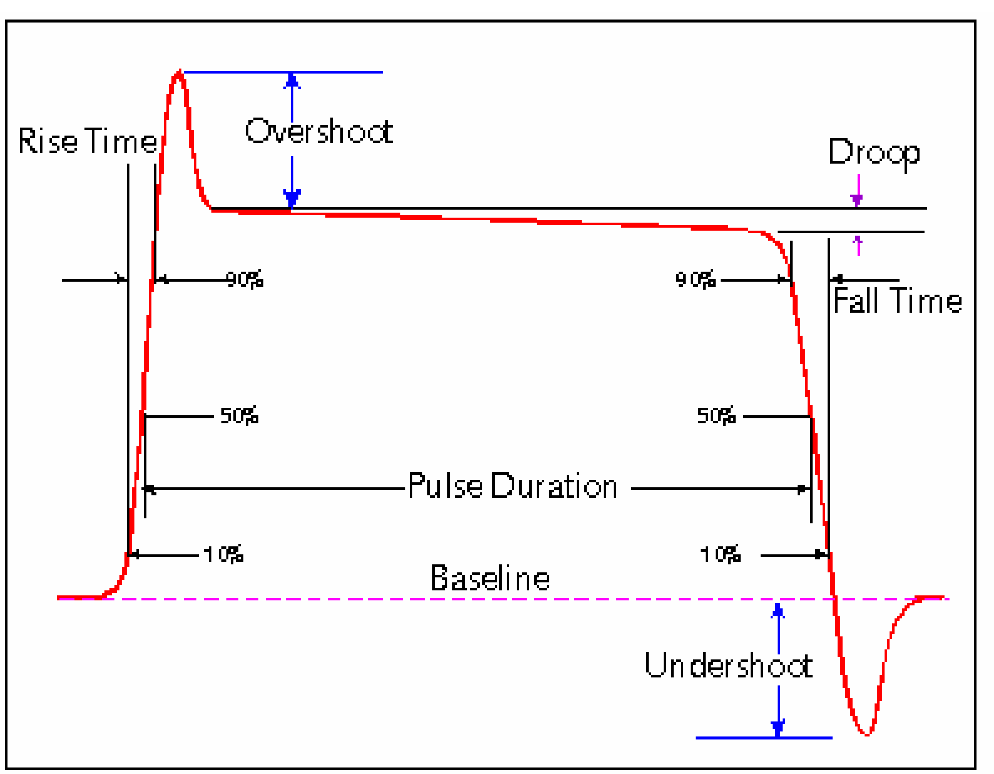
Πυροδότηση είναι η αλλαγή κάποιας εισόδου του flip flop που προκαλεί αλλαγή στην κατάστασή του. Είδη: level sensitive - edge triggered

Σε δειγματοληψία με τον παλμό ρολογιού (level) το κύκλωμα μπορεί να οδηγηθεί σε αστάθεια

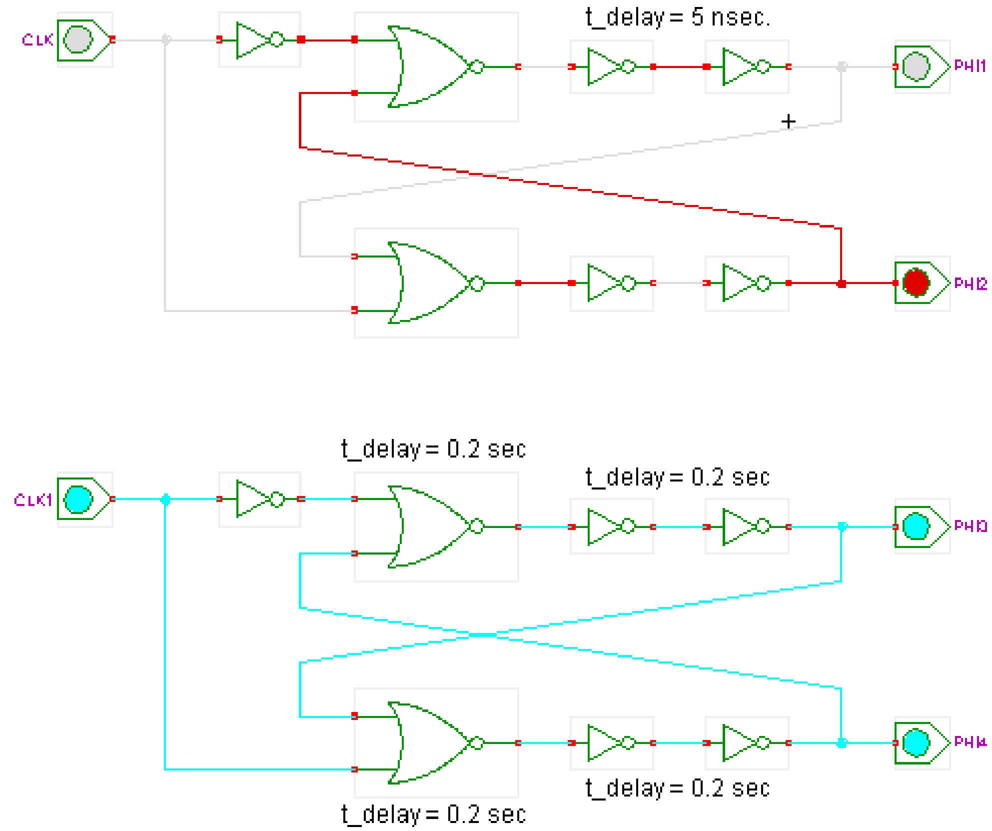
Σε δειγματοληψία με την ακμή ρολογιού (edge) το κύκλωμα δεν θα έχει πρόβλημα



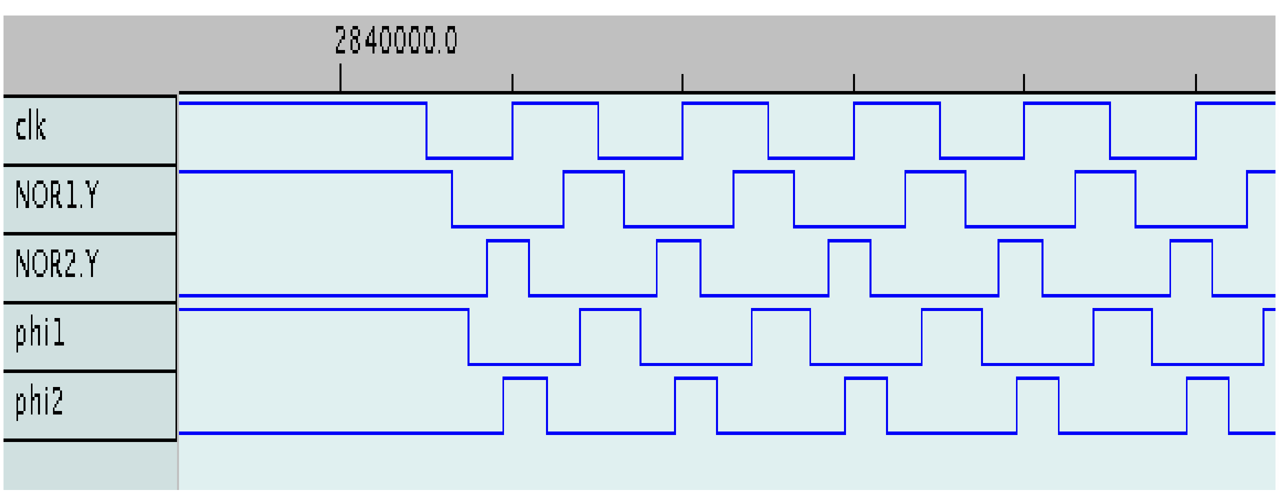
Χρόνοι Ανόδου / καθόδου rise/fall time



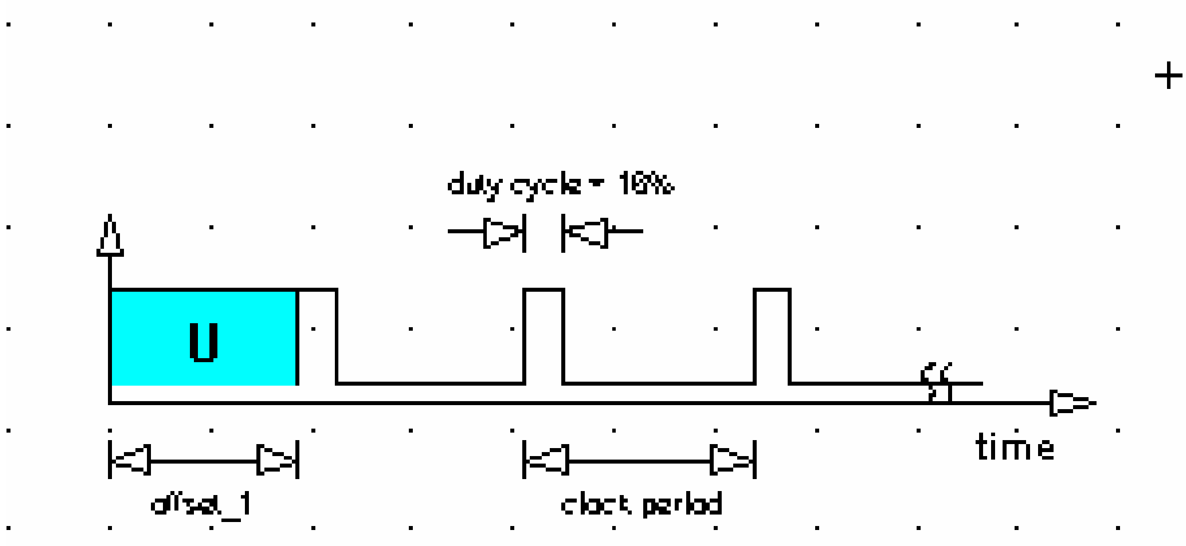
2-φασικο-μη-επικαλυπτομενο ρολόι



2-φασικο-μη-επικαλυπτομενο ρολόι

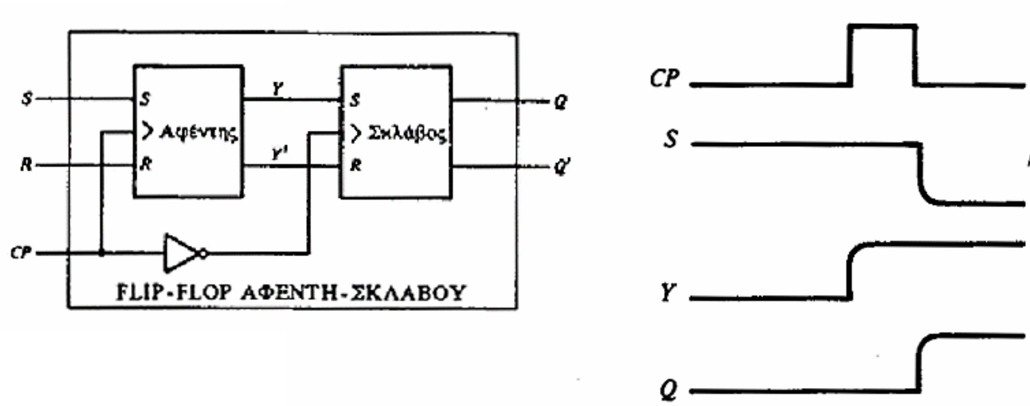


Ρολόι με καθυστέρηση



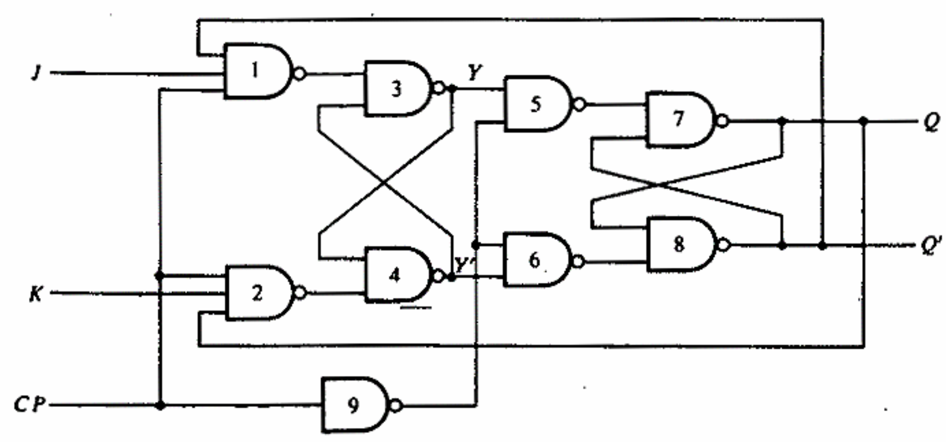
Flip-Flops Αφέντη-Σκλάβου

Το flip flop Αφέντη-Σκλάβου περιέχει δύο απλά flip flops. Το ένα εκτελεί χρέη αφέντη και το άλλο χρέη σκλάβου. Μπορούν να κατασκευαστούν όλοι οι τύποι flip flops



ΣΧΗΜΑ 6-10
Σχέσεις χρονισμού σ' ένα flip-flop αφέντη-σκλάβου.

Flip-Flops Αφέντη-Σκλάβου

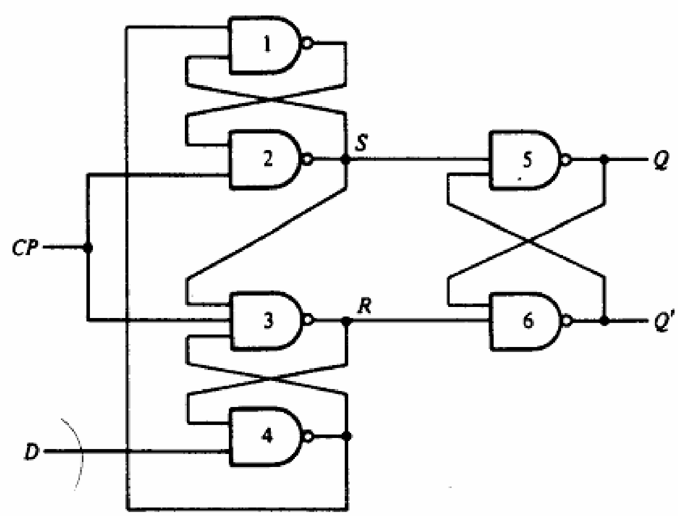


ΣΧΗΜΑ 6-11
Flip-flop αφέντη-σκλάβου τύπου *JK* με ρολόι.

Όλα τα flip flops σε ένα σύστημα αλλάζουν κατάσταση ταυτόχρονα με την ακμή, ακόμη και αν το ένα οδηγεί το άλλο

Ακμοπυροδότητα Flip-Flops

Στο ακμοπυροδότητο flip flop όλες οι αλλαγές στις εξόδους συμβαίνουν σε μία ακμή.



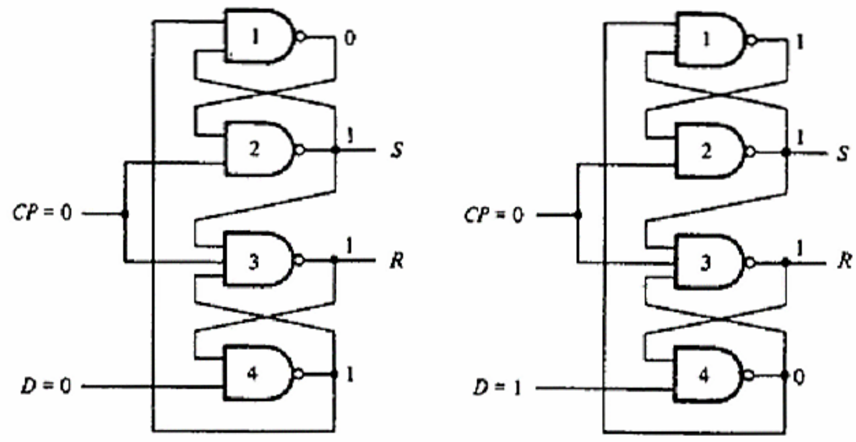
ΣΧΗΜΑ 6-12
Ακμοπυροδότητο flip-flop τύπου D, θετικής ακμής

Αποτελείται ουσιαστικά από τρία βασικά flip flops

Μερικά ακμοπυροδότητα flip flops αντιδρούν στην αρνητική ακμή του ρολογιού και άλλα στην θετική.

Ακμοπυροδότητα Flip-Flops

Επιβάλει την τήρηση ορισμένων χρονικών προδιαγραφών για να λειτουργήσει σωστά:
Χρόνος Προετοιμασίας και Χρόνος Κρατήματος

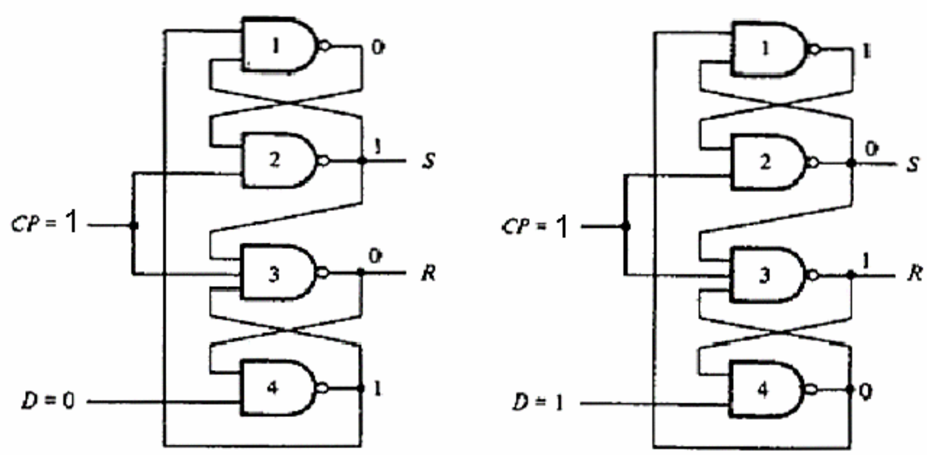


(α) Όταν $CP = 0$

ΣΧΗΜΑ 6-13
Η λειτουργία του ακμοπυροδότητου flip-flop του σχήματος 6-12

Ακμοπυροδότητα Flip-Flops

Setup Time: Χρόνος Προετοιμασίας πριν την ακμή στον οποίο η είσοδος D πρέπει να κρατηθεί σταθερή για να κλειδωθεί.

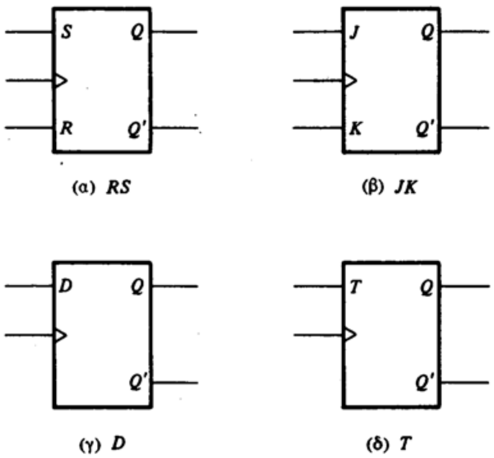


(β) Όταν $CP = 1$

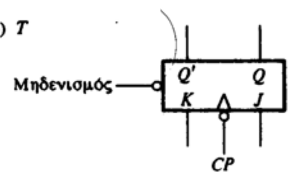
ΣΧΗΜΑ 6-13
Η λειτουργία του ακμοπυροδότητου flip-flop του σχήματος 6-12

Hold Time: Χρόνος Κρατήματος μετά την ακμή στον οποίο η είσοδος D πρέπει να κρατηθεί σταθερή για να κλειδωθεί.

Γραφικά Σύμβολα Flip-Flops



- Το τρίγωνο δείχνει λειτουργία στην θετική ακμή
- Το τρίγωνο με ένα κύκλο δείχνει λειτουργία στην αρνητική ακμή
- Παρέχονται και οι δύο συμπληρωματικές έξοδοι
- Παρέχονται ασύγχρονες είσοδοι θέσης και μηδένισης



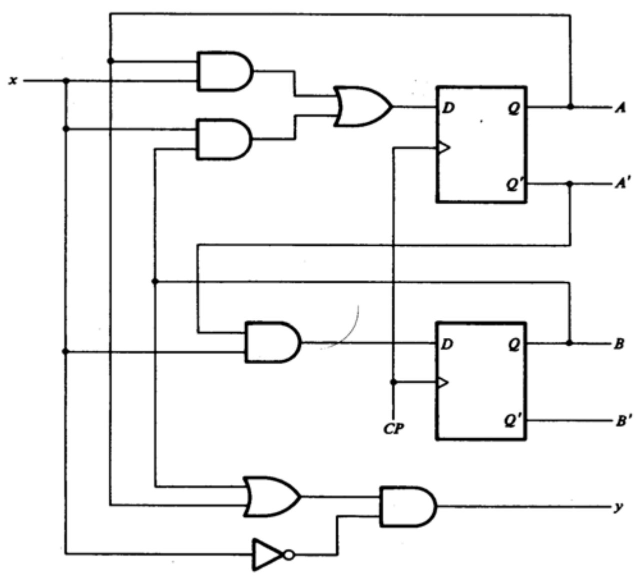
Πίνακας λειτουργίας

Είσοδοι				Έξοδοι	
Μηδενισμού	Ρολόι	J	K	Q	Q'
0	X	X	X	0	1
1	↓	0	0	Αμετάβλητες	
1	↓	0	1	0	1
1	↓	1	0	1	0
1	↓	1	1	Αντιστροφή	

ΣΧΗΜΑ 6-15
Flip-flop τύπου JK με άμεση μηδένιση

Ανάλυση Ακολουθιακών Κυκλωμάτων

Η ανάλυση των ακολουθιακών κυκλωμάτων έγκειται στην εύρεση ενός πίνακα ή διαγράμματος για την χρονική ακολουθία εισόδων, εξόδων και εσωτερικών καταστάσεων



Ισχύει :Q(t+1)=D(t)

A(t+1)=A(t)x(t)+B(t)x(t)

B(t+1)=A΄(t)x(t)

A(t+1)=Ax+Bx

B(t+1)=A΄x

y(t+1)=(A+B)x΄

ΣΧΗΜΑ 6-16
Παράδειγμα ενός ακολουθιακού κυκλώματος

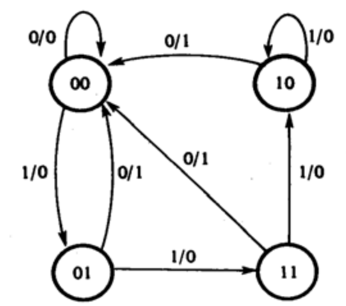
Πίνακας/Διάγραμμα Καταστάσεων

ΠΙΝΑΚΑΣ 6-1
Πίνακας Καταστάσεων για το Κύκλωμα του Σχ. 6-16

παρουσα κατάσταση A B	Είσοδος x	Επόμενη κατάσταση A B	Έξοδος y
0 0	0	0 0	0
0 0	1	0 1	0
0 1	0	0 0	1
0 1	1	1 1	0
1 0	0	0 0	1
1 0	1	1 0	0
1 1	0	0 0	1
1 1	1	1 0	0

ΠΙΝΑΚΑΣ 6-2
Δεύτερη Μορφή του Πίνακα Καταστάσεων

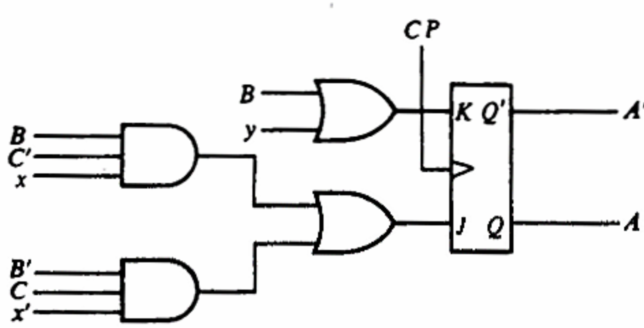
Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
AB	AB	AB	y	y
00	00	01	0	0
01	00	11	1	0
10	00	10	1	0
11	00	10	1	0



ΣΧΗΜΑ 6-17
Πίνακας Καταστάσεων του κυκλώματος του Σχ. 6-16

Συνατήσεις εισόδου των Flip Flops

Ένα ακολουθιακό κύκλωμα μπορεί επίσης να περιγραφτεί από τις συναρτήσεις των εξόδων και των εισόδων των flip flops(μόνο)



JA=BC´x+B´Cx´

KA=B+y

ΣΧΗΜΑ 6-18
Υλοποίηση των συναρτήσεων εισόδου flip-flop
$JA = BC'x + B'Cx'$ και $KA = B + y$

Με τον ίδιο τρόπο προσπαθούμε να σχεδιάσουμε ένα ακολουθιακό κύκλωμα

Χαρακτηριστικοί Πίνακες

Η ανάλυση ενός ακολουθιακού κυκλώματος πέρα από D περιπλέκεται. Για τον λόγο αυτό χρησιμοποιούνται οι χαρακτηριστικοί πίνακες

ΠΙΝΑΚΑΣ 6-3
Χαρακτηριστικοί Πίνακες των Flip-Flop

JK Flip-Flop

J	K	$Q(t+1)$	
0	0	$Q(t)$	Αμετάβλητη
0	1	0	Επαναφορά
1	0	1	Θέση
1	1	$Q'(t)$	Συμπλήρωμα

RS Flip-Flop

S	R	$Q(t+1)$	
0	0	$Q(t)$	Αμετάβλητη
0	1	0	Επαναφορά
1	0	1	Θέση
1	1	?	Απρόβλεπτη

D Flip-Flop

D	$Q(t+1)$	
0	0	Επαναφορά
1	1	Θέση

T Flip-Flop

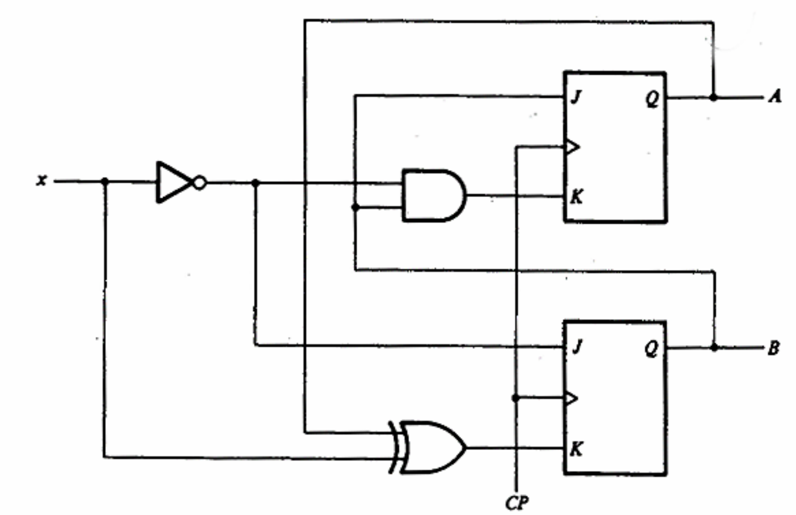
T	$Q(t+1)$	
0	$Q(t)$	αμεταβλητη
1	$Q'(t)$	Συμπλήρωμα

Ανάλυση ακολουθιακού κυκλώματος:

1. Υπολογισμός των δυαδικών τιμών κάθε συνάρτησης εσόδου flip flop με την παρούσα κατάσταση και τις μεταβλητές εισόδου

2. Χρήση του χαρακτηριστικού πίνακα για καθορισμό της επόμενης κατάστασης

Ανάλυση με το JK



ΣΧΗΜΑ 6-19
Ακολουθιακό κύκλωμα με *JK* flip-flops

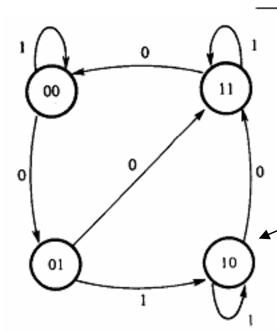
Εξισώσεις

- JA=B JB=x’
- KA=Bx’ KB=A’x + Ax’=A xor x

Ανάλυση με το JK

ΠΙΝΑΚΑΣ 6-4
Πίνακας καταστάσεων για ακολουθιακό κύκλωμα με *JK* flip-flop

Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση		Είσοδοι των flip-flops			
A	*B*	*x*	*A*	*B*	*JA*	*KA*	*JB*	*KB*
0	0	0	0	1	0	0	1	0
0	0	1	0	0	0	0	0	1
0	1	0	1	1	1	1	1	0
0	1	1	1	0	1	0	0	1
1	0	0	1	1	0	0	1	1
1	0	1	1	0	0	0	0	0
1	1	0	0	0	1	1	1	1
1	1	1	1	1	1	0	0	0



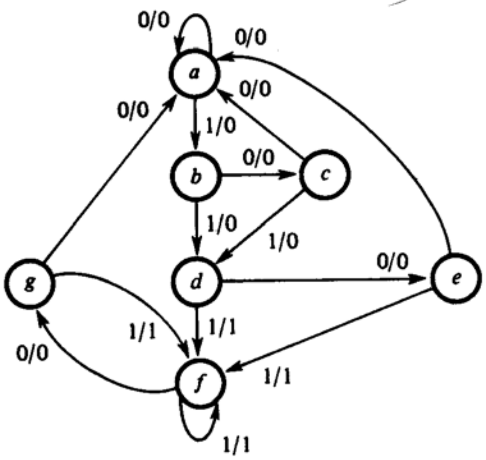
Mealy μοντέλο:

Οι έξοδοι είναι συναρτήσεις της παρούσας κατάστασης και των εισόδων.

Moore μοντέλο:
Οι έξοδοι είναι συναρτήσεις της παρούσας κατάστασης μόνο. Στο διάγραμμα καταστάσεων δεν γράφονται οι έξοδοι αφού είναι ουσιαστικά οι εσωτερικές καταστάσεις.

Ελαχιστοποίηση Καταστάσεων

Ελαχιστοποίηση του κυκλώματος: ελαχιστοποίηση πυλών και αριθμού flip flops (ή αλλιώς αριθμού καταστάσεων). Οι αλγόριθμοι ελαχιστοποιούν τις εσωτερικές καταστάσεις χωρίς να αλλάζουν τις προδιαγραφές εισόδου/εξόδου.



Κατάσταση	a a b c d e f f g f g a
Είσοδος	0 1 0 1 0 1 1 0 1 0 0
Έξοδος	0 0 0 0 0 1 1 0 1 0 0

Οι εσωτερικές καταστάσεις είναι αδιάφορες. Στόχος είναι να διατηρηθεί ίδια η ακολουθία εισόδων εξόδων

Ελαχιστοποίηση Καταστάσεων

Κανόνας: Δύο καταστάσεις είναι ισοδύναμες αν για κάθε είσοδο δίνουν ακριβώς την ίδια έξοδο και στέλνουν το κύκλωμα στην ίδια ή σε ισοδύναμη κατάσταση. Όταν δύο καταστάσεις είναι ισοδύναμες τότε η μία από τις δύο μπορεί να απαλειφθεί.

ΠΙΝΑΚΑΣ 6-5
Πίνακας Καταστάσεων

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x=0$	$x=1$	$x=0$	$x=1$
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*f*	0	1
e	*a*	*f*	0	1
f	*g*	*f*	0	1
g	*a*	*f*	0	1

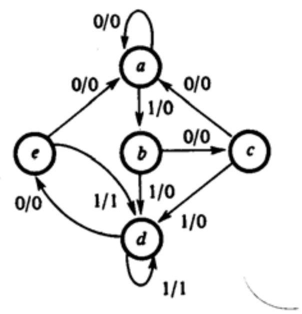
ΠΙΝΑΚΑΣ 6-6
Ελαχιστοποιώντας τον Πίνακα Καταστάσεων

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x=0$	$x=1$	$x=0$	$x=1$
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	~~*f*~~*d*	0	1
e	*a*	~~*f*~~*d*	0	1
~~*f*~~	~~*g*~~*e*	*f*	0	1
~~*g*~~	*a*	*f*	0	1

Ελαχιστοποίηση Καταστάσεων

ΠΙΝΑΚΑΣ 6-7
Ελαχιστοποιημένος Πίνακας Καταστάσεων

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x=0$	$x=1$	$x=0$	$x=1$
a	a	b	0	0
b	c	d	0	0
c	a	d	0	0
d	e	d	0	1
e	a	d	0	1



Η μείωση των εσωτερικών καταστάσεων μπορεί να οδηγήσει σε μείωση του αριθμού των flip flops αλλά και απλοποίηση των συνδυαστικών κυκλωμάτων αφού οι αχρησιμοποίητες καταστάσεις ισοδυναμούν με αδιάφορους όρους

		⟺		
Κατάσταση	a a b c d e f f g f g a		Κατάσταση	a a b c d e d d e d e a
Είσοδος	0 1 0 1 0 1 1 0 1 0 0		Είσοδος	0 1 0 1 0 1 1 0 1 0 0
Έξοδος	0 0 0 0 0 1 1 0 1 0 0		Έξοδος	0 0 0 0 0 1 1 0 1 0 0

Κωδικοποίηση Καταστάσεων

Σε κυκλώματα που δεν μας ενδιαφέρουν οι εσωτερικές καταστάσεις (οι έξοδοι δεν οδηγούνται κατευθείαν από αυτές) μπορούμε να τις κωδικοποιήσουμε όπως θέλουμε για να ελαχιστοποιήσουμε το κόστος του κυκλώματος

ΠΙΝΑΚΑΣ 6-8
Τρεις Δυνατές Δυαδικές Κωδικοποιήσεις Καταστάσεων

Κατάσταση	Κωδικοπ. 1	Κωδικοπ. 2	Κωδικοπ. 3
a	001	000	000
b	010	010	100
c	011	011	010
d	100	101	101
e	101	111	011

ΠΙΝΑΚΑΣ 6-9
Ο Ελαχιστοποιημένος Πίνακας Καταστάσεων με την Κωδικοποίηση 1

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x=0$	$x=1$	$x=0$	$x=1$
001	001	010	0	0
010	011	100	0	0
011	001	100	0	0
100	101	100	0	1
101	001	100	0	1

Πίνακες Διέγερσης των flip flops

Πίνακας Διέγερσης (Excitation Table): Πίνακας που δίνει τις απαιτούμενες εισόδους για ορισμένη αλλαγή της κατάστασης.

ΠΙΝΑΚΑΣ 6-10
Πίνακες Διέγερσης Διάφορων Flip-Flops

$Q(t)$	$Q(t+1)$	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

(α) RS

$Q(t)$	$Q(t+1)$	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

(β) JK

$Q(t)$	$Q(t+1)$	D
0	0	0
0	1	1
1	0	0
1	1	1

(γ) D

$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0

(δ) T

Μέθοδος Σχεδίασης

1. Περιγράφουμε φραστικά/με διάγραμμα καταστάσεων-χρονισμού την επιθυμητή συμπεριφορά του κυκλώματος.

2. Βρίσκουμε τον Πίνακα Καταστάσεων

3. Ελαχιστοποιούμε τις καταστάσεις αν μπορούμε.

4. Κωδικοποιούμε τις καταστάσεις.

5. Βρίσκουμε πόσα flip flops απαιτούνται και δίνουμε στο καθένα ένα γράμμα για σύμβολό του.

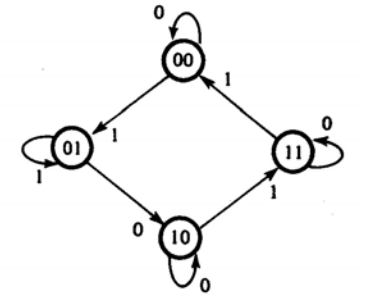
6. Διαλέγουμε τι flip flop θα χρησιμοποιήσουμε.

7. Από τον πίνακα καταστάσεων βρίσκουμε τους πίνακες διέγερσης και εξόδων του κυκλώματος

8. Βρίσκουμε τις απλοποιημένες συναρτήσεις των flip flops.

9. Σχεδιάζουμε το λογικό διάγραμμα.

Παράδειγμα Σχεδίασης

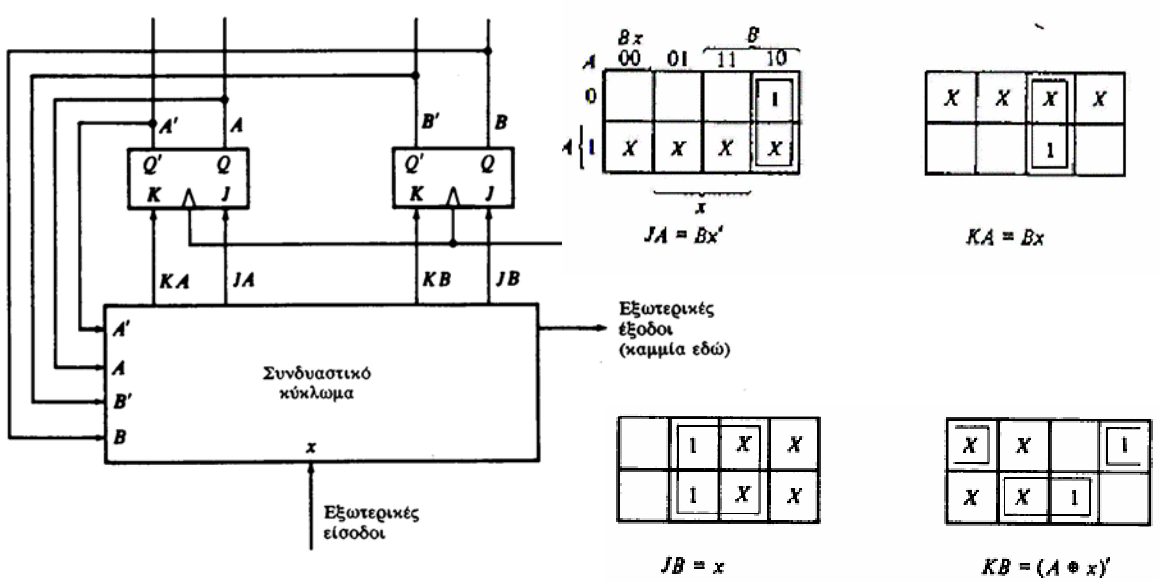


Παρούσα κατάσταση		Επόμενη κατάσταση $x = 0$		Επόμενη κατάσταση $x = 1$	
A	*B*	*A*	*B*	*A*	*B*
0	0	0	0	0	1
0	1	1	0	0	1
1	0	1	0	1	1
1	1	1	1	0	0

Πίνακας Διέγερσης

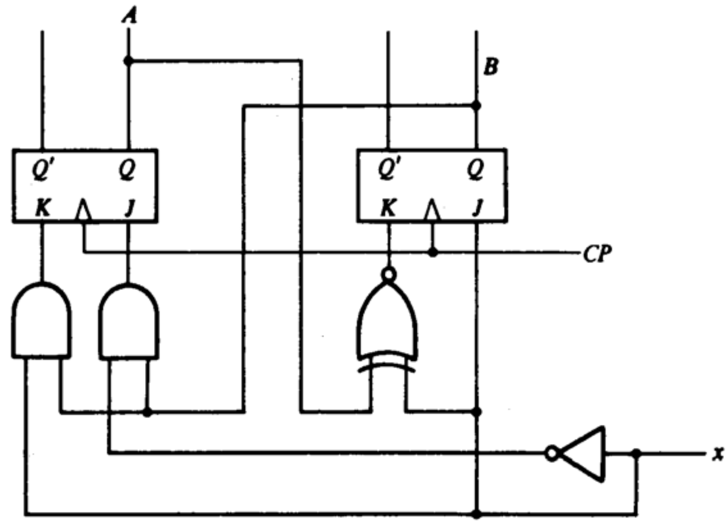
Είσοδοι του συνδυαστικού κυκλώματος: Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση		Έξοδοι του συνδυαστικού κυκλώματος: Είσοδοι των flip-flop			
A	*B*	*x*	*A*	*B*	*JA*	*KA*	*JB*	*KB*
0	0	0	0	0	0	X	0	X
0	0	1	0	1	0	X	1	X
0	1	0	1	0	1	X	X	1
0	1	1	0	1	0	X	X	0
1	0	0	1	0	X	0	0	X
1	0	1	1	1	X	0	1	X
1	1	0	1	1	X	0	X	0
1	1	1	0	0	X	1	X	1

Παράδειγμα Σχεδίασης



ΣΧΗΜΑ 6-24
Χρονικό διάγραμμα του ακολουθιακού κυκλώματος

Παράδειγμα Σχεδίασης

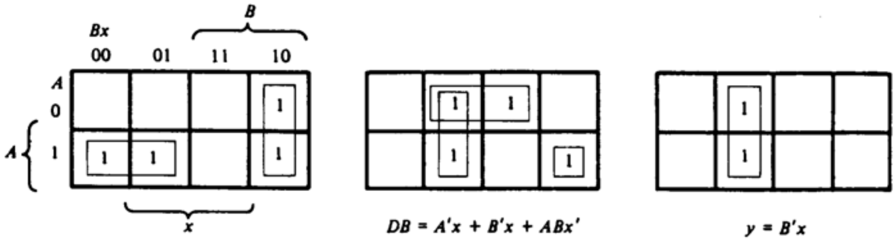


Σχεδίαση με D Flip Flops

ΠΙΝΑΚΑΣ 6-13
Πίνακας Καταστάσεων για τη Σχεδίαση με D Flip-Flops

Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση		Έξοδος
A	*B*	*x*	*A*	*B*	*y*
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	1	0	0
0	1	1	0	1	0
1	0	0	1	0	0
1	0	1	1	1	1
1	1	0	1	1	0
1	1	1	0	0	0

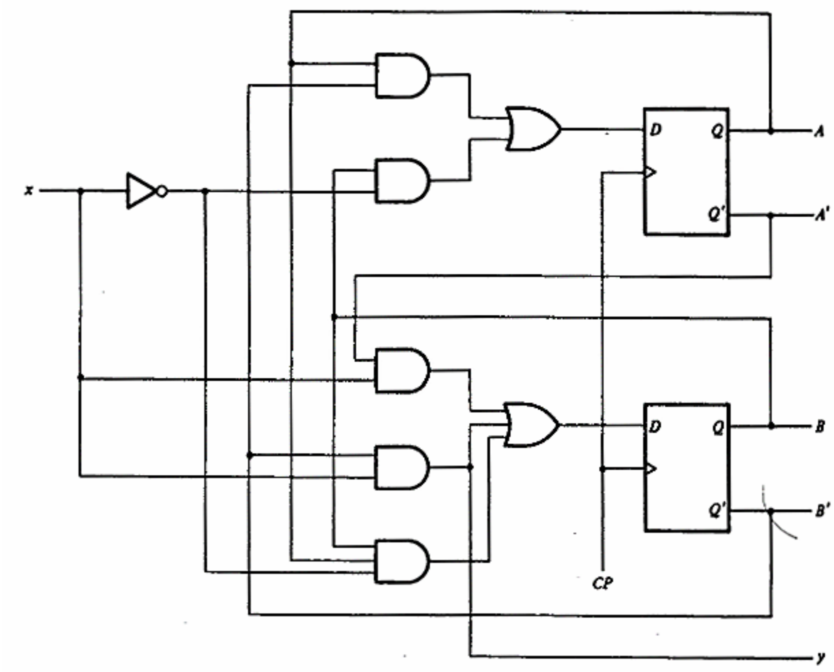
Η σχεδίαση με D ffs μπορεί να συντομευτεί αν εκμεταλλευτούμε το γεγονός ότι η επόμενη κατάσταση του ff ισούνται με την είσοδο D πριν την εφαρμογή του παλμού ρολογιού.



$DA = AB' + Bx'$ $\quad DB = A'x + B'x + ABx'$ $\quad y = B'x$

ΣΧΗΜΑ 6-27
Χάρτες για τις συναρτήσεις εισόδου και την έξοδο y

Σχεδίαση με D Flip Flops



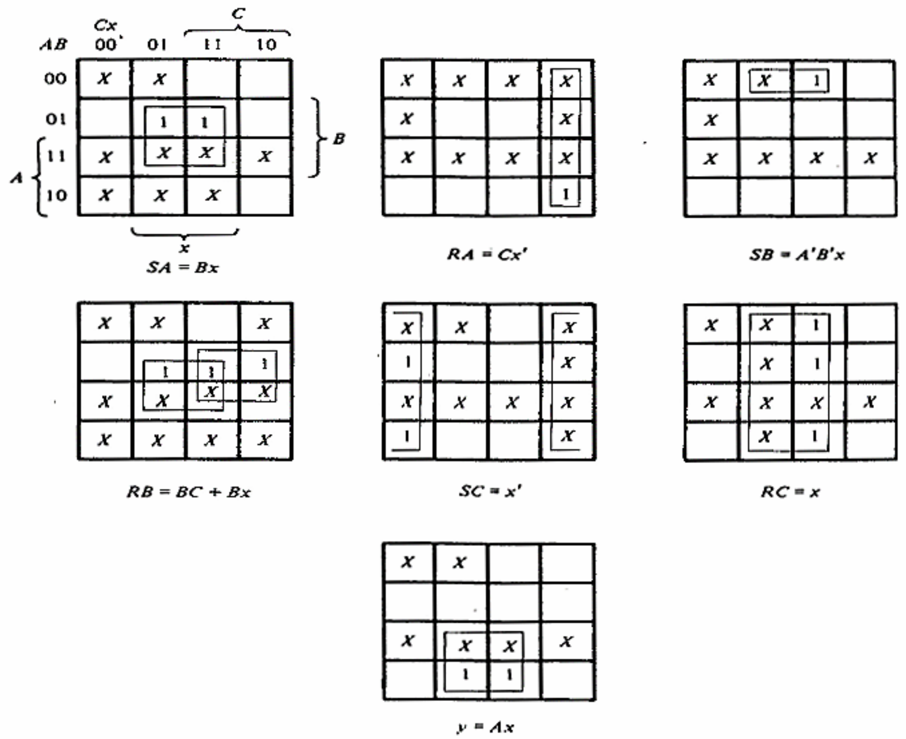
ΣΧΗΜΑ 6-28
Λογικό διάγραμμα του ακολουθιακού κυκλώματος με D flip-flops

Σχεδίαση με Αχρησιμοποίητες Καταστάσεις

ΠΙΝΑΚΑΣ 6-14
Πίνακας Καταστάσεων με Αχρησιμοποίητες Καταστάσεις

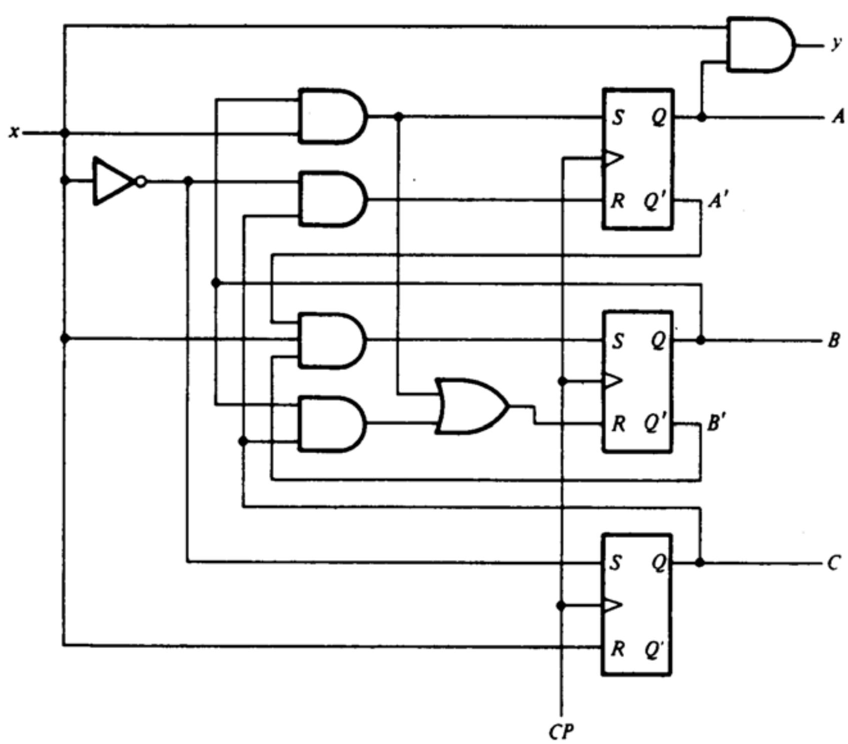
Παρούσα κατάσταση			Είσοδος	Επόμενη κατάσταση			Είσοδοι των flip-flop						Έξοδος
A	*B*	*C*	*x*	*A*	*B*	*C*	*SA*	*RA*	*SB*	*RB*	*SC*	*RC*	
0	0	1	0	0	0	1	0	X	0	X	X	0	0
0	0	1	1	0	1	0	0	X	1	0	0	1	0
0	1	0	0	0	1	1	0	X	X	0	1	0	0
0	1	0	1	1	0	0	1	0	0	1	0	X	0
0	1	1	0	0	0	1	0	X	0	1	X	0	0
0	1	1	1	1	0	0	1	0	0	1	0	1	0
1	0	0	0	1	0	1	X	0	0	X	1	0	0
1	0	0	1	1	0	0	X	0	0	X	0	X	1
1	0	1	0	0	0	1	0	1	0	X	X	0	0
1	0	1	1	1	0	0	X	0	0	X	0	1	1

Σχεδίαση με Αχρησιμοποίητες Καταστάσεις



ΣΧΗΜΑ 6-29
Χάρτες για την απλοποίηση του ακολουθιακού κυκλώματος

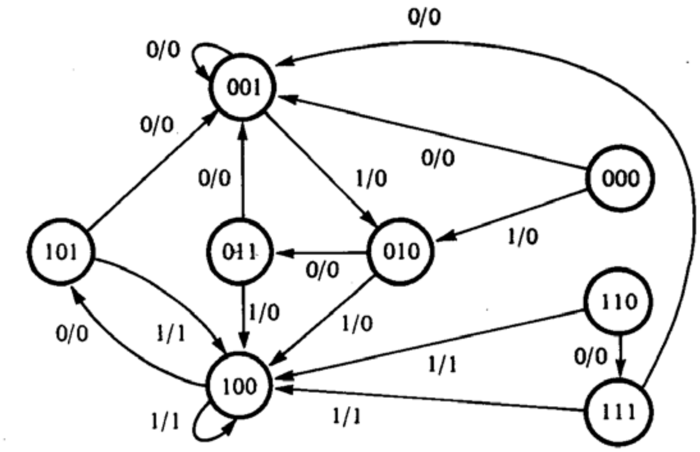
Σχεδίαση με Αχρησιμοποίητες Καταστάσεις



ΣΧΗΜΑ 6-30
Το λογικό διάγραμμα με RS flip-flops

Σχεδίαση με Αχρησιμοποίητες Καταστάσεις

Το κύκλωμα δεν πρέπει να βρεθεί σε μία από τις αχρησιμοποίητες καταστάσεις του γιατί τότε θα έχει απροσδιόριστη συμπεριφορά. Έτσι αρχικά τα Flip Flops αρχικοποιούνται σε προκαθορισμένη κατάσταση



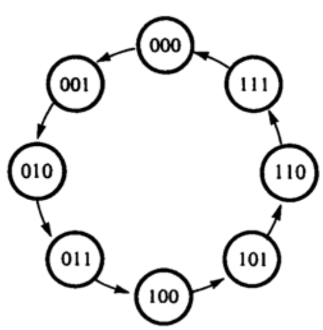
Πρέπει να εξασφαλίζουμε ότι δεν υπάρχει περίπτωση να ταλαντεύεται το κύκλωμα ανάμεσα σε δύο ή περισσότερες καταστάσεις με κίνδυνο να μην μπορεί να εξέλθει από αυτές.

Π.χ αχρησ.: 000, 110, 111

Αν συμβεί αυτό τότε ξανασχεδιάζουμε το κύκλωμα έτσι ώστε να σπάσουμε τους κύκλους

Σχεδίαση Μετρητών

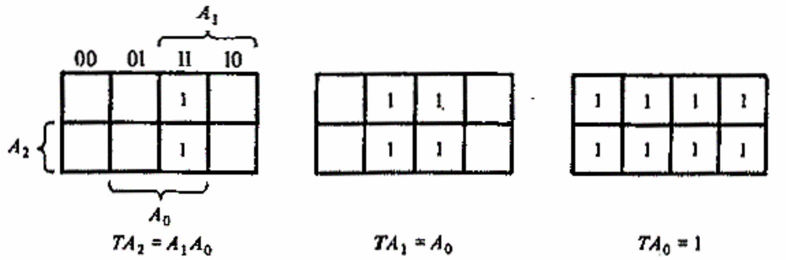
Ένα ακολουθιακό κύκλωμα που περνάει από μία προδιαγεγραμμένη ακολουθία καταστάσεων με απλούς παλμούς ονομάζεται μετρητής



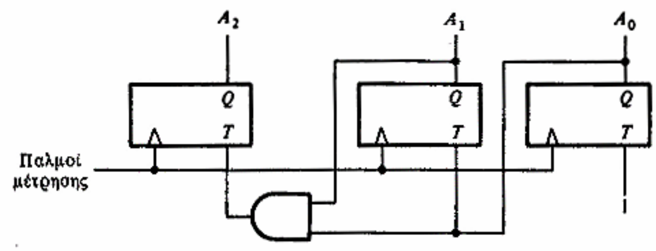
ΠΙΝΑΚΑΣ 6-15
Πίνακας Διέγερσης ενός Τρίμπιτου Δυαδικού Μετρητή

Παρούσα κατάσταση			Επόμενη κατάσταση			Είσοδος flip-flop		
A_2	A_1	A_0	A_2	A_1	A_0	TA_2	TA_1	TA_0
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	1	1
1	1	1	0	0	0	1	1	1

Σχεδίαση Μετρητών



ΣΧΗΜΑ 6-33
Χάρτες για τον τρίμπιτο δυαδικό μετρητή



ΣΧΗΜΑ 6-34
Το λογικό διάγραμμα του τρίμπιτου δυαδικού μετρητή

Μετρητές με μη δυαδικές ακολουθίες

ΠΙΝΑΚΑΣ 6-16
Πίνακας Διέγερσης για τον Μετρητή

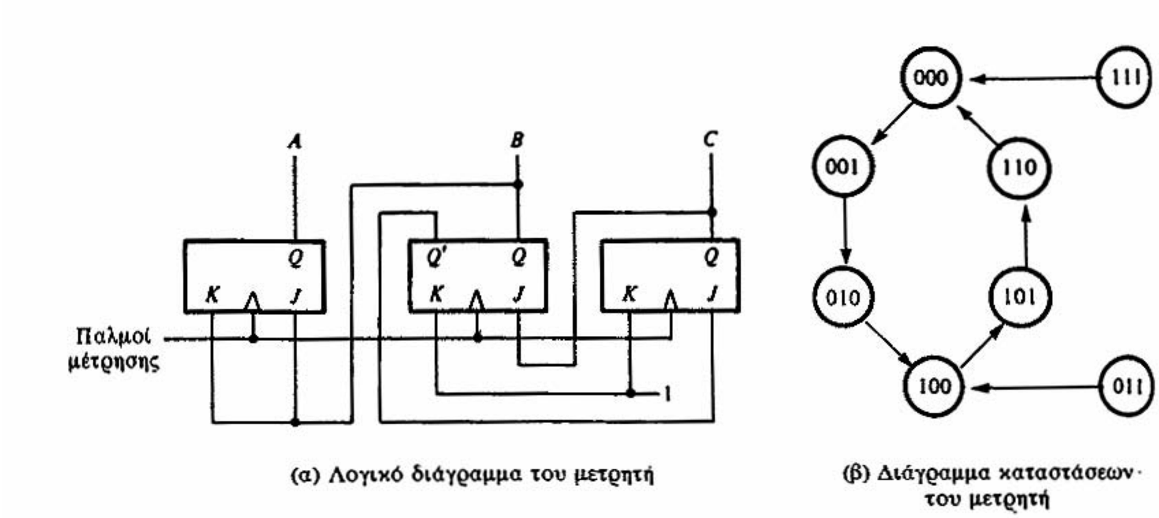
Παρούσα κατάσταση			Επόμενη κατάσταση			Είσοδοι flip-flop					
A	*B*	*C*	*A*	*B*	*C*	*JA*	*KA*	*JB*	*KB*	*JC*	*KC*
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	1	0	1	X	0	0	X	1	X
1	0	1	1	1	0	X	0	1	X	X	1
1	1	0	0	0	0	X	1	X	0	0	X

JA=B KA=B

JB=C KB=1

JC=B΄ KC=1

Μετρητές με μη δυαδικές ακολουθίες



ΣΧΗΜΑ 6-35
Λογικό διάγραμμα και διάγραμμα καταστάσεων

Άσκηση 1

Με flip-flops τύπου **JK θετικής ακμής πυροδότησης** να σχεδιάσετε **σύγχρονο απαριθμητή** ο οποίος να διατρέχει κυκλικά τις καταστάσεις **0-4-6-7-3-1**.

Απάντηση

Καταστρώνουμε τον πίνακα μετάβασης καταστάσεων, υποθέτοντας ότι όλες οι καταστάσεις που δεν ανήκουν στη ζητούμενη αλληλουχία ειναι αδιάφορες

Παρούσα Κατάσταση			Επόμενη Κατάσταση			ΕΙΣΟΔΟΙ των FLIP-FLOPS					
Q_A	Q_B	Q_C	Q_A	Q_B	Q_C	J_A	K_A	J_B	K_B	J_C	K_C
0	0	0	1	0	0	1	X	0	X	0	X
0	0	1	0	0	0	0	X	0	X	X	1
0	1	0	X	X	X	X	X	X	X	X	X
0	1	1	0	0	1	0	X	X	1	X	0
1	0	0	1	1	0	X	0	1	X	0	X
1	0	1	X	X	X	X	X	X	X	X	X
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	1	1	X	1	X	0	X	0

Προχωρώ σε απλοποίηση των J_A, K_A, J_B, K_B, J_C, K_C, με χρήση χαρτών Karnaugh:

Q_A \ $Q_B Q_C$	00	01	11	10
0	1			X
1	X	X	X	X

$J_A = Q_C'$

Q_A \ $Q_B Q_C$	00	01	11	10
0	X	X	X	X
1		X	1	

$K_A = Q_C$

Q_A \ $Q_B Q_C$	00	01	11	10
0			X	X
1	1	X	X	X

$J_B = Q_A$

Q_A \ $Q_B Q_C$	00	01	11	10
0	X	X	1	X
1	X	X		

$K_B = Q_A'$

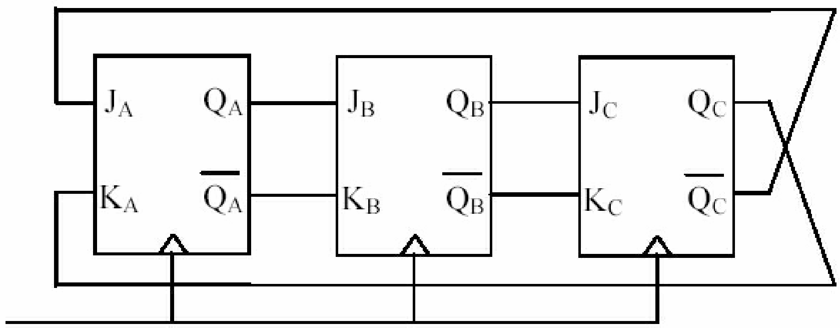
Q_A \ $Q_B Q_C$	00	01	11	10
0		X	X	X
1		X	X	1

$J_C = Q_B$

Q_A \ $Q_B Q_C$	00	01	11	10
0	X	1		X
1	X	X		X

$K_C = Q_B'$

Στη συνέχεια, από τις παραπάνω απλοποιημένες εξισώσεις για τα J_A, K_A, J_B, K_B, J_C, K_C, σχεδιάζω το ζητούμενο κύκλωμα.



Άσκηση 2

Με FFs τύπου **JK αρνητικής ακμής** να σχεδιάσετε **σύγχρονο** ακολουθιακό κύκλωμα των 2 bits το οποίο για είσοδο **E=0** να απαριθμεί σύμφωνα με τον **δυαδικό** κώδικα (binary), ενώ για **E=1** να απαριθμεί σύμφωνα με τον **ανακλαστικό κώδικα Gray.**

Απάντηση

Καταστρώνουμε τον πίνακα μετάβασης καταστάσεων:

E	Παρούσα Κατάσταση		Επόμενη Κατάσταση		Είσοδοι Flip-Flops			
	Q_1	Q_0	Q_1	Q_0	J_1	K_1	J_0	K_0
0	0	0	0	1	0	X	1	X
0	0	1	1	0	1	X	X	1
0	1	0	1	1	X	0	1	X
0	1	1	0	0	X	1	X	1
1	0	0	0	1	0	X	1	X
1	0	1	1	1	1	X	X	0
1	1	0	0	0	X	1	0	X
1	1	1	1	0	X	0	X	1

Προχωρώ σε απλοποίηση των J_0, K_0, J_1, K_1, με χρήση χαρτών Karnaugh:

E \ $Q_1 Q_0$	00	01	11	10
0		1	X	X
1		1	X	X

$J_1 = Q_0$

E \ $Q_1 Q_0$	00	01	11	10
0	X	X	1	
1	X	X		1

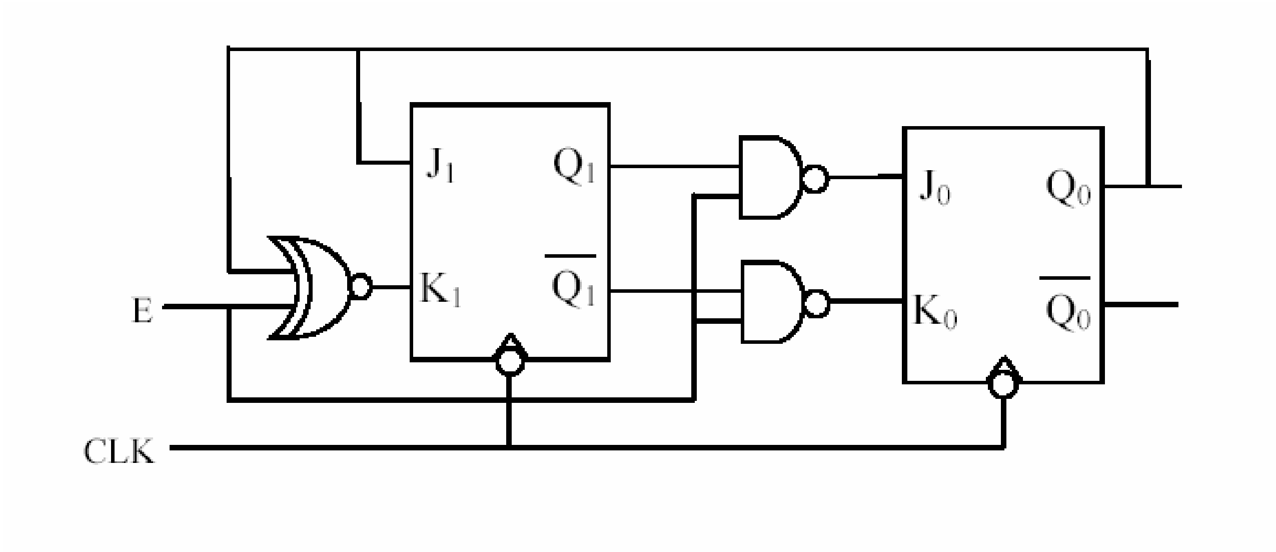
$K_1 = E' \cdot Q_0 + E \cdot Q_0' = E \text{ xor } Q_0$

E \ $Q_1 Q_0$	00	01	11	10
0	1	X	X	1
1	1	X	X	

$J_0 = E' + Q_1' = (E \cdot Q_1)'$

E \ $Q_1 Q_0$	00	01	11	10
0	X	1	1	X
1	X		1	X

$K_0 = E' + Q_1 = (E \cdot Q_1')'$



Άσκηση 3

Με flip-flops τύπου **D αρνητικής ακμής πυροδότησης** να σχεδιάσετε σύγχρονο απαριθμητή ο οποίος να διατρέχει κυκλικά τις καταστάσεις 0-1-3-7-6-4.

Απάντηση

Καταστρώνουμε τον πίνακα μετάβασης καταστάσεων:

Παρούσα Κατάσταση			**Επόμενη Κατάσταση**		
Q_2	Q_1	Q_0	$Q_2=D_2$	$Q_1=D_1$	$Q_0=D_0$
0	0	0	0	0	1
0	0	1	0	1	1
0	1	0	X	X	X
0	1	1	1	1	1
1	0	0	0	0	0
1	0	1	X	X	X
1	1	0	1	0	0
1	1	1	1	1	0

Στη συνέχεια, προχωρούμε σε απλοποίηση των D_0, D_1, D_2, με χρήση χαρτών Karnaugh:

Q_2 \ Q_1Q_0	00	01	11	10
0			1	X
1		X	1	1

$D_2 = Q_1$

Q_2 \ Q_1Q_0	00	01	11	10
0		1	1	X
1		X	1	

$D_1 = Q_0$

Q_2 \ Q_1Q_0	00	01	11	10
0	1	1	1	X
1		X		

$D_0 = Q_2'$

Το κύκλωμα ακολουθεί παρακάτω: