

Υπεύθυνος: Επίκ. Καθ. Χανιωτάκης

1. Έλεγχος παραμέτρων σχεδίασης (Design Rule Check)

Θα αναπτυχθούν παράλληλοι αλγόριθμοι για έλεγχο παραμέτρων σχεδίασης. Ο συγκεκριμένος τύπος έλεγχος είναι αρκετά χρονοβόρος για τα σύγχρονα ολοκληρωμένα κυκλώματα. Σαν είσοδο θα έχουμε ένα σύνολο γεωμετρικών σχημάτων και κανόνες οι οποίοι πρέπει να τηρούνται. Στην έξοδο θα έχουμε το σύνολο των πιθανών παραβιάσεων.

2. Σχεδίαση flip-flop χωρίς προβλήματα μεταστάθειας (metastability)

Τα τυπικά flip-flops έχουν περιορισμούς στο πότε είναι επιτρεπτό να αλλάξουν τα δεδομένα σε σχέση με την ακμή του σήματος χρονισμού. Εάν οι περιορισμοί αυτοί παραβιαστούν τότε το στοιχείο μπορεί να εισέλθει σε κατάσταση μεταστάθειας με την είσοδο του να ταλαντώνεται. Θα σχεδιαστούν flip-flops ελεύθερα από προβλήματα μεταστάθειας.

3. Σχεδιασμός μνημών χαμηλής κατανάλωσης ενέργειας.

Η κατανάλωση ενέργειας είναι ένας από τους σημαντικότερους παράγοντες που λαμβάνεται υπόψη κατά την υλοποίηση ενός συστήματος. Θα σχεδιαστούν μνήμες που θα εξοικονομούν ενέργεια χάρις σε μία διαφορετική μεθοδολογία εγγραφής δεδομένων.

4. Νέες οικογένειες λογικών πυλών CMOS

Θα προταθούν νέες οικογένειες πυλών CMOS που θα παρουσιάζουν καλύτερη απόδοση σε σύγκριση με τις προϋπάρχουσες. Οι οικογένειες αυτές θα είναι παραλλαγή της οικογένειας λογικών πυλών Domino. Τα πλεονεκτήματα θα προκύψουν από διαφορετική χρήση των σημάτων χρονισμού σε σχέση με την παραδοσιακή σχεδίαση Domino.

5. Σχεδιασμός Πολλαπλασιαστών

Θα μελετηθεί μια νέα αρχιτεκτονική πολλαπλασιαστών. Η μεθοδολογία βασίζεται στο γεγονός ότι στην περίπτωση πολλαπλασιασμού με 0 το αποτέλεσμα είναι μηδέν. Αυτό συνεπάγεται πως όταν ένα ψηφίο του πολλαπλασιαστή είναι 0 σε έναν ARRAY MULTIPLIER μία γραμμή μπορεί να μείνει αχρησιμοποίητη και το αποτέλεσμα να περάσει στην επόμενη.

6. Σύστημα Εξομοίωσης για Ψηφιακά Κυκλώματα

Το σύστημα θα στηρίζεται στην παραμετρική μοντελοποίηση των σημάτων εισόδου και εξόδου. Για το επιλεγμένο μοντέλο οι παράμετροι θα προκύπτουν με χρήση του εξομοιωτή SPICE. Η εξομοίωση κατόπιν θα γίνεται με χρήση του μοντέλου. Τα αποτελέσματα δεν θα πρέπει να αποκλίνουν από αυτά που θα έδινε η χρήση του εξομοιωτή SPICE ενώ η ταχύτητα θα είναι τάξεις μεγέθους μεγαλύτερη.

7. Σύστημα εύρεσης συσχετίσεων μονοπατιών καθυστέρησης.

Στα σύγχρονα κυκλώματα μας ενδιαφέρει να μπορούμε να προβλέψουμε τις καθυστερήσεις στα διάφορα μονοπάτια. Επειδή διαφορετικά μονοπάτια σε ένα κύκλωμα μπορούν να περνάνε μέσα από κοινά στοιχεία υπάρχουν συσχετίσεις. Θα αναπτυχθεί πρόγραμμα που θα επεξεργάζεται στοιχεία σχετικά με αυτές της συσχετίσεις και θα μπορεί να εκφράζει τα μονοπάτια συνάρτηση μίας βάσης.

8. Ενισχυτές χαμηλού θορύβου (LNA, Low Noise Amplifiers)

Θα μελετηθούν αναλογικά κυκλώματα. Θα χρησιμοποιηθούν γνωστές τοπολογίες και παραλλαγές τους. Οι υλοποιήσεις θα γίνουν με χρήση βιβλιοθηκών σύγχρονων τεχνολογιών υλοποίησης ολοκληρωμένων κυκλωμάτων. Τα χαρακτηριστικά των κυκλωμάτων θα προσδιοριστούν με χρήση του εξομοιωτή SPICE.

9. Υλοποιήσεις Δικτυωμάτων Λογικών Πυλών

Για την υλοποίηση λογικών πυλών χρησιμοποιούνται δικτύωματα από τρανζίστορ. Ενώ υπάρχουν μεθοδολογίες που δίνουν το δίκτυωμα όταν είναι γνωστή η συνάρτηση δυστυχώς δεν μπορούν να εγγυηθούν ότι η υλοποίηση είναι βέλτιστη. Θα αναπτυχθούν αλγόριθμοί που να προσπαθούν εξαντλητικά να προσδιορίσουν το βέλτιστο δίκτυωμα. Η διαδικασία θα επιταχυνθεί με χρήση ευριστικών μεθοδολογιών.

10. Παραγωγή Διανυσμάτων Ελέγχου για Scan-Path.

Θα μελετηθούν και θα υλοποιηθούν αλγόριθμοι που παράγουν διανύσματα ελέγχου για Scan-Path. Στην τυπική υλοποίηση κάθε διάνυσμα τροφοδοτείται στο κύκλωμα και κατόπιν εξάγουμε την απάντηση για να ελέγξουμε την παρουσία σφαλμάτων. Στην περίπτωση μας η απάντηση (ίσως με ολίσηση μερικών θέσεων) θα χρησιμοποιηθεί ως καινούργιο άνυσμα δοκιμής. Για την επίτευξη υψηλών ταχυτήτων θα αναπτυχθούν παράλληλοι αλγόριθμοι.