



Low Power

Δημήτρης Μητροβγένης
Δημήτρης Κασερίδης
Μαρίνος Σαμψών
VLSI II
ΠΑΤΡΑ 2004



Οργάνωση Παρουσίασης

- Η ανάγκη για χαμηλή ισχύ (Low Power)
- Πηγές Κατανάλωσης ισχύος
- Τεχνικές Βελτιστοποίησης Κατανάλωσης
- Θέματα κατανάλωσης κατά το testing
- Βιβλιογραφία



Τι εννοούμε με τον όρο «ισχύς»

- Ισχύς είναι ο ρυθμός που μια μορφή ενέργειας μετατρέπεται σε κάποια άλλη.

$$\text{Ισχύς(P)} = \frac{\text{Ενέργεια(W)}}{\text{Χρόνος(t)}}$$

- Σε περιβάλλον VLSI, η ισχύς αναφέρεται στο ρυθμό με τον οποίο η ηλεκτρική ενέργεια μετατρέπεται σε θερμότητα (απώλεια), ή το ρυθμό με τον οποίο ενέργεια διοχετεύεται από μια πηγή (κατανάλωση).



Η ιστορία του Low Power

- Η γέννηση του L.P ταυτίζεται με την ανακάλυψη του τρανζίστορ το 1947. Περισσότερες δυνατότητες για L.P με την ανακάλυψη των ολοκληρωμένων κυκλωμάτων (IC) το 1958.
- Στο παρελθόν μόνο η επιφάνεια και η ταχύτητα απασχολούσαν τον σχεδιαστή VLSI.
- Ορισμένα ψηφιακά κυκλώματα χρησιμοποιούσαν τεχνικές L.P, αλλά λειτουργούσαν σε πολύ μικρή συχνότητα (ρολόγια, βηματοδότες).



Η ανάγκη για Low Power σήμερα

- Πρακτικοί λόγοι: Μείωση των απαιτήσεων σε ισχύ από φορητές συσκευές μικρού μεγέθους και βάρους που λειτουργούν με μπαταρίες (κινητά τηλέφωνα κλπ).
- Οικονομικοί λόγοι: Η αύξηση πυκνότητας ολοκλήρωσης οδηγεί σε υψηλότερη απόδοση, μεγαλύτερη κατανάλωση ισχύος ανά chip και υπάρχει μεγαλύτερη ανάγκη για ακριβό packaging.
- Τεχνολογικοί λόγοι: Η υπερβολική θερμότητα μειώνει την απόδοση και τη λειτουργικότητα των (HDI) chips.



Οι τάσεις της τεχνολογίας

Year	1995	1998	2001	2004	2007	2010
<i>DRAM(bits/chip)</i>	64M	256M	1G	4G	16G	64G
<i>DRAMchipsize (mm²)</i>	190	280	420	640	960	1400
<i>Microprocessor (trans/chip)</i>	12M	28M	64M	150M	350M	850M
<i>Microprocessor chip size (mm²)</i>	250	300	360	430	520	620
<i>Lithography (microns)</i>	0.35	0.25	0.18	0.13	0.10	0.07
<i>Channel length (microns)</i>	0.28	0.20	0.14	0.10	<0.1	
<i>Supply voltage (V)</i>	3.3	2.5	1.8	1.5	1.2	1.0
<i>Oxide thickness (nm)</i>	7-12	46	45	45	<4	



Η εξέλιξη της κατανάλωσης ισχύος

<i>Microprocessor</i>	<i>Supply Voltage</i>	<i>Frequency</i>	<i>Cooling</i>	<i>Power</i>
<i>Intel 80286</i>	5V	33Mhz	Air	2W
<i>Intel 80386</i>	5V	33Mhz DX	Air	3W
<i>Intel 80486</i>	5V	50Mhz DX	Heat Sink	5W
<i>Intel Pentium</i>	3.3V	133Mhz	Forced Air	15W
<i>DEC Alpha 21164</i>	3.3V	300Mhz	Forced Air	50W

Low Power

7



Ενδεικτικά

- 733MHz PowerPC 7445 – 10 W
- 2.2 GHz Mobile Pentium 4 - 30 W
- 2.8 GHz Pentium 4 - 68.4 W

Low Power

8

Η τεχνολογία των μπαταριών

- Η τεχνολογία των μπαταριών εξελίσσεται αρκετά αργά.
- Οι μπαταρίες Li-Ion και NiMg είναι οι κύριες τεχνολογίες.
- Οι μπαταρίες συνεισφέρουν πολύ στο βάρος των φορητών συσκευών.



Nokia 61xx -
33%



Toshiba Portege
3110 laptop - 20%



Handspring
PDA - 10%

Low Power

9

Υποψήφιες οικογένειες πυλών για L.P

- DCFL (Direct-Coupled FET Logic)
- ECL (Emitter Coupled Logic)
- CMOS – BiCMOS (Complementary Metal Oxide Semiconductor)

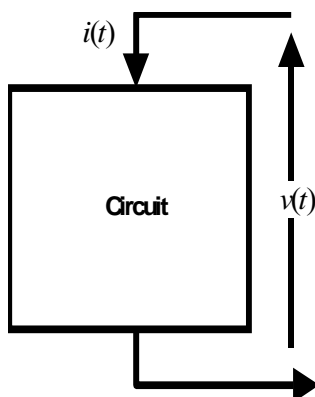
Low Power

10

Πλεονεκτήματα CMOS

- Χαμηλότερο standby P drain.
- Ευρύτερα περιθώρια λειτουργίας.
- Ευελιξία στο να έχουμε ένα λειτουργικό κύκλωμα.
- Σχεδόν μηδενική στατική κατανάλωση.
- Καλή απόδοση στις περισσότερες περιπτώσεις.
- Πολλά εργαλεία αυτοματοποιούν τη διαδικασία σχεδιασμού.

Εξισώσεις Ισχύος



$$P_{inst} = \frac{dE}{dt} = \frac{dw}{dt} = \frac{dw}{dq} * \frac{dq}{dt} = v(t) * i(t)$$

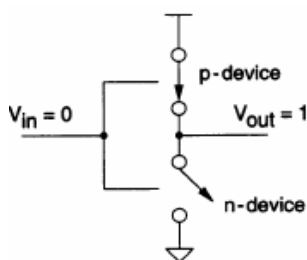
$$P_{avg} = \frac{1}{T_2 - T_1} \int_{T_1}^{T_2} P_{inst} dt = \frac{1}{T_2 - T_1} \int_{T_1}^{T_2} v(t) * i(t) dt$$

✓ Ένα μικρό ρεύμα που ρέει για λίγο μπορεί να καταναλώσει περισσότερη ισχύ από ένα μεγάλο ρεύμα που κυλά για πολύ.

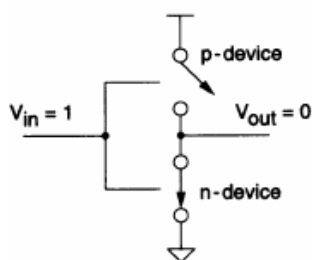
Πηγές κατανάλωσης

- Στατική κατανάλωση
 - ✓ Ρεύματα διαρροής διόδου
 - ✓ Αγωγιμότητα στην περιοχή υποκατωφλίου.
- Δυναμική κατανάλωση
 - ✓ Χωρητική ισχύς εξ' αιτίας της φόρτισης εκφόρτισης χωρητικών φορτίων.
- Ρεύματα βραχυκυκλώματος
 - ✓ Εξ' αιτίας των ρευμάτων μονοπατιού όταν υπάρχει μια σύντομη σύνδεση της τροφοδοσίας με τη γείωση.

Στατική κατανάλωση (Ρεύματα διαρροής διόδου)



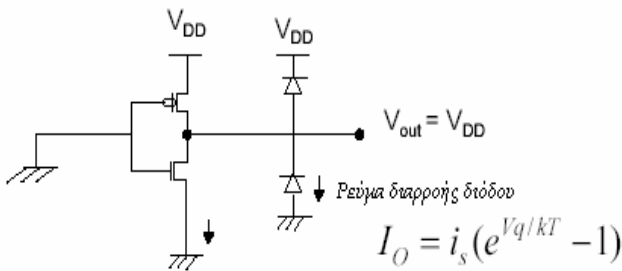
Στατική κατανάλωση ισχύος έχουμε λόγω ρευμάτων διαρροής.



Είσοδος 0: n στοιχείο OFF p στοιχείο ON

Είσοδος 1: n στοιχείο ON p στοιχείο OFF

Στατική κατανάλωση (Ο αντιστροφέας)



Στην πραγματικότητα υπάρχει μικρή στατική κατανάλωση λόγω των διαρροών αντιστροφής πόλωσης μεταξύ των περιοχών διάχυσης και υποστρώματος.

i_s = ανάστροφο ρεύμα κόρου

V = τάση διόδου

q = φορτίο ηλεκτρονίου

k = σταθερά του Boltzman

T = θερμοκρασία

$$I_o \approx 0.1\text{nW} - 0.5\text{nW} / \text{FET}$$

$$P_{\text{στατική}} = I_o \cdot V_{\text{dd}}$$

$$P_{\text{στατική ολική}} = \sum_{i=1}^{\# \text{FET}} I_o \cdot V_{\text{dd}}$$

Τυπική κατανάλωση αντιστροφέα (5V) 1-2nW

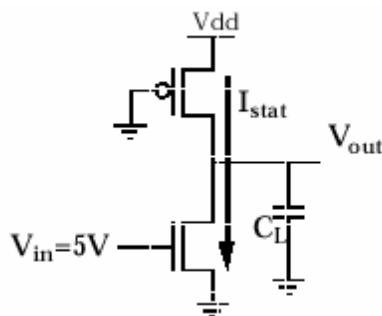
σε θερμοκρασία δωματίου

Low Power

15

Στατική κατανάλωση

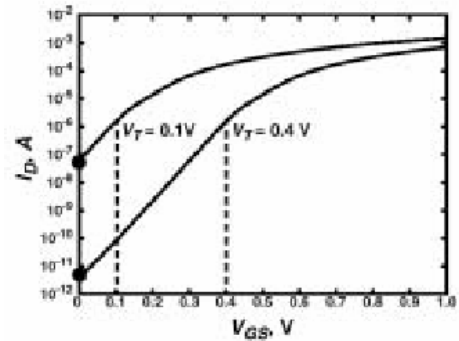
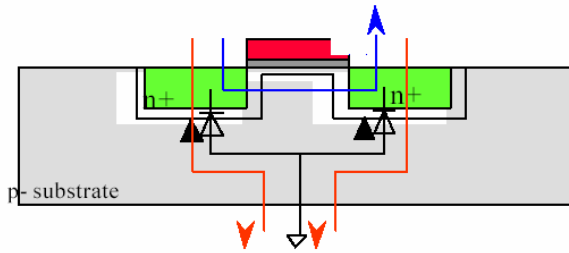
Στις πύλες ψευδο-nMOS λόγω του απευθείας μονοπατιού μεταξύ τροφοδοσίας και γείωσης υπάρχει στατική κατανάλωση ισχύος.



Low Power

16

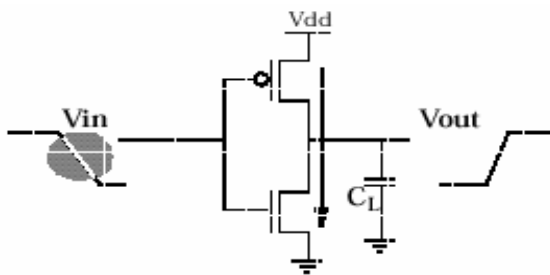
Στατική κατανάλωση (Αγωγή υποκατωφλίου)



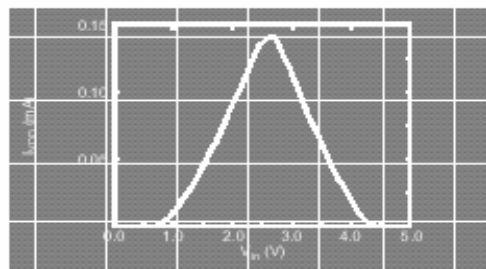
Για τιμές της V_{gs} μικρότερες αλλά κοντά στην V_t ρέει ένα ρεύμα. Στην περιοχή αυτή που ονομάζεται περιοχή υποκατωφλίου το ρεύμα υποδοχής εξαρτάται εκθετικά από την τάση V_{gs}

$$I_{ds} = K e^{\frac{(V_{gs}-V_t)}{nV_T}} \cdot \left(1 - e^{-\frac{V_{ds}}{V_T}} \right)$$

Κατανάλωση βραχυκυκλώματος



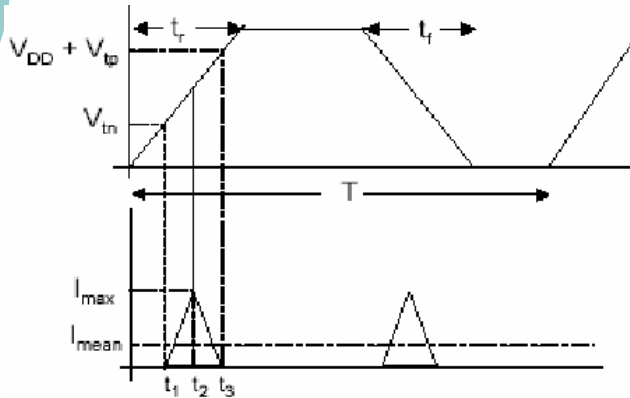
Ρεύμα από VDD προς GND καθώς το PMOS και το NMOS είναι ON ταυτόχρονα για σύντομο χρονικό διάστημα.



Για μια μετάβαση από χαμηλό σε υψηλό δυναμικό το NMOS θα αρχίσει να άγει όταν το $V_{in}=V_t$ και το PMOS θα σταματήσει να άγει όταν $V_{in}=V_{dd}-V_{tp}$

Κατανάλωση βραχυκυκλώματος (P_{sc})

$$P_{sc} = I_{mean} \cdot V_{dd}$$



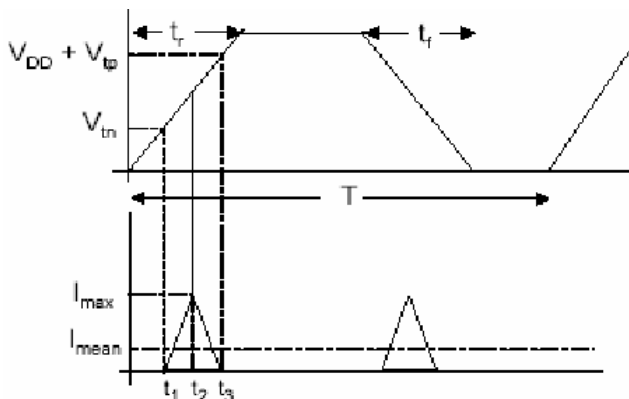
Το NMOS είναι στην περιοχή κορεσμού για την χρονική περίοδο $[t_1-t_2]$ και το ρεύμα κορεσμού δίνεται από τη σχέση

$$I(t) = \frac{\beta}{2} (V_{in}(t) - V_t), \quad 0 < I < I_{max}$$

$$I_{mean} = 2 \cdot \frac{2}{T_{clk}} \cdot \int_{t_1}^{t_2} I(t) dt$$

✓ Θεωρούμε ότι οι χρόνοι ανόδου καθόδου είναι ίδιοι: $t_r = t_f = t_{rf}$

Κατανάλωση βραχυκυκλώματος



$$I_{mean} = \frac{4}{T} \cdot \int_{t_1}^{t_2} \frac{\beta}{2} (V_{in}(t) - V_t) dt = \frac{4}{T} \cdot \int_{t_1}^{t_2} \frac{\beta}{2} (V_{in}(t) - V_t) dt$$

$$V_{in}(t) = \frac{V_{dd}}{t_r} \cdot t$$

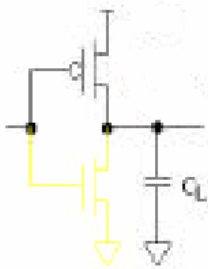
$$t_1 = \frac{V_t}{V_{dd}} \cdot t_r, \quad t_2 = \frac{t_r}{2}$$

Κατανάλωση βραχυκυκλώματος

$$P_{sc} = V_{dd} \cdot I_{mean} = \frac{\beta}{12} (V_{dd} - 2V_t)^3 \frac{t_{rf}}{T}$$

Μεγάλοι χρόνοι ανόδου-καθόδου και μεγάλο πλάτος (W) οδηγούν σε μεγάλη κατανάλωση ισχύος.

Δυναμική κατανάλωση



$$E_s = \int_0^T V \cdot i \, dt = V \int_0^T C_L \frac{dv_c}{dt} \, dt = C_L V \int_0^V dv_c = C_L V^2$$

$$E_c = \int_0^T v_c \cdot i_c \, dt = \int_0^T v_c \cdot C_L \frac{dv_c}{dt} \, dt = C_L \int_0^V v_c \, dv_c = C_L \left[\frac{v_c^2}{2} \right]_0^V = \frac{C_L V^2}{2}$$

$$E_r = E_s - E_c = C_L V^2 - \frac{C_L V^2}{2} = \frac{C_L V^2}{2}$$

$$P_{avg} = \frac{2E_r}{T} = C_L V^2 f$$

Ο χωρητικός πυκνωτής φορτίζεται μέσω του PMOS transistor και ξεφορτίζεται μέσω του NMOS transistor.

Για κάθε μετάβαση από 0 → 1, 1 → 0
Καταναλώνεται

$$\frac{C_L V^2}{2}$$



Συνολική δυναμική ισχύς στο κύκλωμα

$$P_{\text{total}} = \sum_{i=1}^{\text{nodes}} \alpha_i \cdot C_i \cdot V_{dd}^2 \cdot f_{\text{clk}}$$

$$P_{\text{total}} = \left(\sum_{i=1}^{\text{nodes}} \alpha_i \cdot C_i \cdot V_i \right) \cdot V_{dd} \cdot f_{\text{clk}}$$

- 1.2m CMOS chip
 - 100 MHz clock rate
 - Μέσο χωρητικό φορτίο 30 fF/gate
 - 5V ισχύς τροφοδοσίας
- Κατανάλωση/πύλη = 75 mW
Σχεδιασμός με 200,000 πύλες: 15W !



Συνολική κατανάλωση ισχύος

$$P_{\text{total}} = P_s + P_{sc} + P_d$$



Ορισμός του παράγοντα α

- Αν έχουμε μια μετάβαση από $0 \rightarrow V_{dd}$ η ισχύς που προσφέρεται είναι $C_L V_{dd}^2$
- Αν έχουμε μια μετάβαση $0 \rightarrow V_{dd}$ σε κάθε κύκλο ρολογιού τότε η ισχύς είναι $C_L V_{dd}^2 f_{clk}$



Ορισμός του παράγοντα α

Θεωρούμε N περιόδους ρολογιού και $n(N)$ ο αριθμός των μεταβάσεων από $0 \rightarrow V_{dd}$ στο χρονικό διάστημα $[0, N]$

$$E_N = C_L \cdot V_{dd}^2 \cdot n(N)$$

$$P_{avg} = \lim_{N \rightarrow \infty} \frac{E_N}{N} \cdot f_{clk} = \left(\lim_{N \rightarrow \infty} \frac{E_N}{N} \right) \cdot C_L \cdot V_{dd}^2 \cdot f_{clk}$$

$$\alpha_{0 \rightarrow 1} = \lim_{N \rightarrow \infty} \frac{n(N)}{N}$$

$$P_{avg} = \alpha_{0 \rightarrow 1} \cdot C_L \cdot V_{dd}^2 \cdot f_{clk}$$

Επιρροή των στατιστικών λογικού επιπέδου στον παράγοντα α (πχ. NOR)

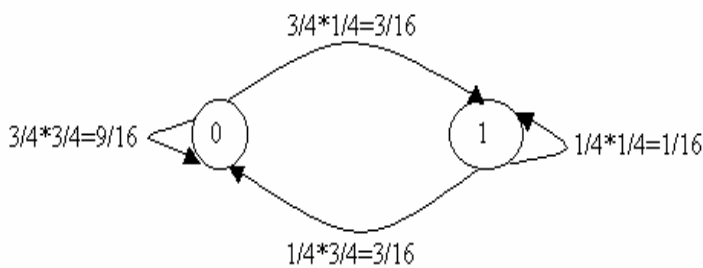
A	B	Out
0	0	1
0	1	0
1	0	0
1	1	0

NOR-2

Η πιθανότητα μετάβασης είναι η πιθανότητα να έχουμε 0 σε ένα κύκλο επί την πιθανότητα να έχουμε 1 στον επόμενο κύκλο ρολογιού.

$$p_{0 \rightarrow 1} = p_0 \cdot p_1 = p_0 \cdot (1 - p_0)$$

$$p_{0 \rightarrow 1} = \frac{(2^N - 2) \cdot (2^N - (2^N - 2))}{2^{2N}} = \frac{(2^N - 1)}{2^{2N}}$$



$$p_{0 \rightarrow 1} = p_0 \cdot p_1 = p_0 \cdot (1 - p_0) = \frac{3}{4} \cdot \frac{1}{4} = \frac{3}{16}$$

Low Power

27

Η πύλη XOR

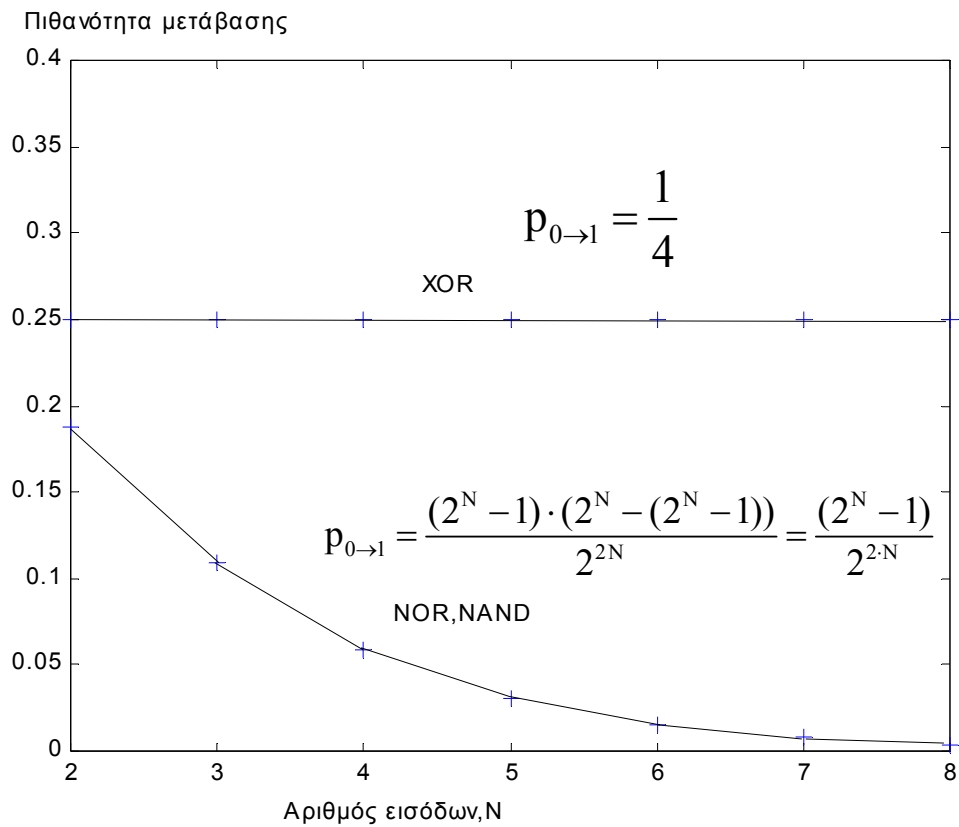
A	B	Out
0	0	0
0	1	1
1	0	1
1	1	0

XOR-2

$$p_{0 \rightarrow 1} = \frac{1}{4}$$

Low Power

28



Low Power

29



Σύγκριση πιθανοτήτων μετάβασης διαφορετικών τεχνολογιών.

Logic Style	$P_{0 \rightarrow 1}$
Static CMOS	3/16
Dynamic CMOS	3/4
DCVSL	1

Low Power

30



Μετρικές για Low Power

Absolute power

Σε Watts. Χρήσιμο σε εφαρμογές όπως επιλογή του package, κατανομή ισχύος
 $\mu\text{W}/\text{MHz}$

Η μέση ενέργεια που καταναλώνεται στο σύστημα.

$\mu\text{W}/\text{MIPS}$ ή $\mu\text{W}/\text{SPEC}$

Η μέση ενέργεια/instruction. Χρήσιμο για τη σύγκριση επεξεργαστών
ίδιας οικογένειας.

$\mu\text{W}/\text{MIPS}^2$

Κανονικοποιεί τη μέση ενέργεια ανά instruction, με την απόδοση μιας
συγκεκριμένης αρχιτεκτονικής. Χρήσιμο για τη σύγκριση επεξεργαστών
διαφορετικής οικογένειας.

$\mu\text{W}/(\text{area} * \text{MHz})$

Ενέργεια που καταναλίσκεται από μοναδιαία επιφάνεια της μήτρας.

Χρήσιμο σα μέτρο αξιοπιστίας.

Μπορεί επίσης να χρησιμοποιηθεί για τη σύγκριση δύο chips ίδιας λειτουργίας
αλλά διαφορετικών υλοποιήσεων.



Συμπεράσματα

Η δυναμική κατανάλωση είναι γύρω στο 90%
της συνολικής κατανάλωσης και με αυτή θα
ασχοληθούμε